

? Title: **JP2001077487A2: PRINTED BOARD**

? Country: **JP** Japan

? Kind: **A2** Document Laid open to Public inspection i

? Inventor: **KONDO TOSHIHIKO;**

? Assignee: **MITSUBISHI ELECTRIC CORP**
[News, Profiles, Stocks and More about this company](#)

? Published / Filed: **2001-03-23 / 1999-09-06**

? Application Number: **JP1999000251351**

? IPC Code: **H05K 1/02;**

? Priority Number: **1999-09-06 JP1999000251351**

? Abstract: **PROBLEM TO BE SOLVED:** To reduce a power consumption in a printed board by a method wherein the first block of a plurality of blocks is provided with a power supply control means for supplying power to only the block mounted with a circuit which are needed from among the plurality of other blocks.

SOLUTION: A power turn-on sequence circuit 3a1 of a first power supply block 3, which receives a power indication signal, drives a relay circuit 3a2 to put a GND line 6 and a GND line 7 in a state of continuity and after a short time is elapsed, the circuit 3a1 drives a relay circuit 3a3 to put a Vcc line 9 and a Vcc line 10 in a state of continuity. As the result, a power supply is fed to the other power supply block 4, and a function circuit 4a on the block 4 is contrived so as to actuate. Hereby, since the power supply is fed to only the specified block and the power supply is not fed to blocks other than the specified block, reduction in power consumption in a printed board becomes possible.

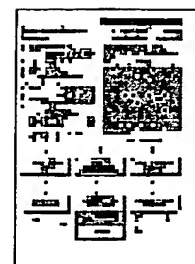
COPYRIGHT: (C)2001,JPO

? INPADOC Legal Status: **None** **Get Now:** [Family Legal Status Report](#)

? Family:

PDF	Publication	Pub. Date	Filed	Title
<input checked="" type="checkbox"/>	JP2001077487A2	2001-03-23	1999-09-06	PRINTED BOARD
<input checked="" type="checkbox"/>	JP1077487A2	2001-03-23	1999-09-06	ROTOR BASE FOR PERMANENT MAGNETIC FORCE ROTARY MACHINE
2 family members shown above				

? Other Abstract Info: **DERABS G2001-312732 DERABS G2001-312732**



[View Image](#)

1 page

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-077487

(43)Date of publication of application : 23.03.2001

(51)Int.Cl.

H05K 1/02

(21)Application number : 11-251351

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 06.09.1999

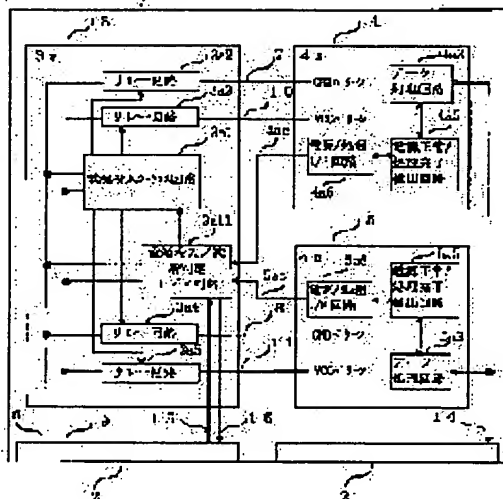
(72)Inventor : KONDO TOSHIHIKO

(54) PRINTED BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce a power consumption in a printed board by a method wherein the first block of a plurality of blocks is provided with a power supply control means for supplying power to only the block mounted with a circuit which are needed from among the plurality of other blocks.

SOLUTION: A power turn-on sequence circuit 3a1 of a first power supply block 3, which receives a power indication signal, drives a relay circuit 3a2 to put a GND line 6 and a GND line 7 in a state of continuity and after a short time is elapsed, the circuit 3a1 drives a relay circuit 3a3 to put a Vcc line 9 and a Vcc line 10 in a state of continuity. As the result, a power supply is fed to the other power supply block 4, and a function circuit 4a on the block 4 is contrived so as to actuate. Hereby, since the power supply is fed to only the specified block and the power supply is not fed to blocks other than the specified block, reduction in power consumption in a printed board becomes possible.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] Since this invention is functioning as a social infrastructure even if components failure generates the on-line system of a bank, the exchange in a communication link, etc. and it may exchange a printed circuit board unit, In a system with the necessity of stopping the system whole system not being allowed from the height of the significance, but carrying out the insert and remove only of the required printed circuit board, and exchanging them while system power has been in ON condition (it is described as a live-wire condition below) By supplying a power supply only to the circuit which realizes the function which is needed in a certain condition as a cure of the formation of a system low power in electronic equipment, and processing being completed for the purpose which reduces the loss cost of corporate activity with many [in recent years] requests, etc. When the function becomes unnecessary, in case the current supply to the circuit which realizes the function is intercepted, it is related with the technology of preventing a failure occurring to the electronic parts on the printed circuit board in which the circuit which realizes a certain function was carried, and the data on a system.

[0002]

[Description of the Prior Art] This conventional kind of printed circuit board had prevented failure generating of the electronic parts on a printed circuit board by making the circuit on a printed circuit board the configuration which divided into two or more blocks supplied independently to each to a power supply, and establishing the current supply and the cutoff means of giving time difference per block and performing current supply and cutoff one by one, as shown in a patent application No. 006448 etc. in Heisei 8.

[0003] Next, actuation is explained. In the example about the current supply at the time of printed circuit board insertion, if the connector area 22 of a printed circuit board 21 is inserted in the connector area 33 of a back panel 32 as shown, for example in drawing 9, a power supply will be supplied to the current supply block 23 (the powering-on sequential circuit 23a1, a relay circuit 23a2, a relay circuit 23a3, a relay circuit 23a4, relay circuit 23a5) by GND Rhine 26 and Vcc Rhine 29 from a back panel 32. If a power supply is supplied, the powering-on sequential circuit 23a1 drives a relay circuit 23a2 first, it will make switch-on GND Rhine 26 and GND Rhine 27, will set time amount a little, will drive a relay circuit 23a3, and will make switch-on Vcc Rhine 29 and Vcc Rhine 30. A power supply is supplied to the current supply block 24 the above result. Moreover, the powering-on sequential circuit 23a1 outputs a normal acknowledge signal of operation by control line 23aa to the power control I/F circuit 24a1 of the current supply block 24.

[0004] By the carrier beam current supply block 24, the operating state of the data-processing circuit 24a3 is detected for supply of a power supply in the power supply normal detector 24a2, and if normal, the power control I/F circuit 24a1 will output a normal reply signal of operation to the powering-on sequential circuit 23a1 by control line 24aa.

[0005] If a normal reply signal of operation is received, the powering-on sequential circuit 23a1 will set time amount for a relay circuit 23a4 a little, will drive a relay circuit 23a5, and will make switch-on Vcc Rhine 29 and Vcc Rhine 31 for GND Rhine 26 and GND Rhine 28. A power supply is supplied to the current supply block 25 the above result. Moreover, the powering-on sequential circuit 23a1 outputs a normal acknowledge signal of operation by control line 23ab to the power control I/F circuit 25a1 of the current supply block 25.

[0006] By the carrier beam current supply block 25, the operating state of the data-processing circuit 25a3 is detected for supply of a power supply in the power supply normal detector 25a2, and if normal, the power control I/F circuit 25a1 will output a normal reply signal of operation to the powering-on sequential circuit 23a1 by control line 25aa.

[0007] Thus, it becomes possible to restrict the transient current when inserting a printed circuit board, and failure generating of IC in case the power supply of a back panel 2 inserts a printed circuit board in the state of ON etc. can be prevented.

[0008]

[Problem(s) to be Solved by the Invention] Since it was constituted as mentioned above, although it could prevent about failures, such as IC which occurs in the case of insert and remove, since the power supply was finally supplied to the whole printed circuit board, the printed circuit board aiming at preventing failure generating of the conventional electronic parts supported system low-power-ization in electronic equipment with many [in recent years] requests neither for reduction of the loss cost of corporate activity, nor the purpose of saving-resources-izing.

[0009] This invention is intercepting current supply to the circuit where it was made in in order to cancel the above troubles, and that function's became unnecessary by supplying a power supply only to the circuit which realizes a required function to the conventional printed circuit board for stopper cock inserts and removes, and processing being completed etc., and the circuit which is not used in a certain condition, and aims at obtaining the printed circuit board which can perform low-power-ization.

[0010]

[Means for Solving the Problem] The current-supply control means which carries out current supply only to the block with which a circuit which realizes a function which makes it a configuration beforehand divided into two or more blocks by which a circuit on a printed circuit board is supplied independently [printed circuit board / concerning the 1st invention] to each to a power supply for every functional unit, and is needed for said first block which receives two or more supplies of a power supply from the exterior in a block out of other two or more blocks was mounted establishes.

[0011] Moreover, as for a printed circuit board concerning the 2nd invention, in a certain condition, current supply establishes a judgment circuit of necessity in said first block which receives two or more supplies of a power supply from the exterior in a block to which block.

[0012] A printed circuit board concerning the 3rd invention establishes a program control means to start said current supply control judging circuit in response to a control signal from the outside.

[0013] Moreover, if, as for a printed circuit board concerning the 4th invention, a block of above others carries out fixed time amount progress of the supply of a power supply after a carrier beam, said first block which receives two or more supplies of a power supply from the exterior in a block will establish a power supply cutoff control means which intercepts current supply to a corresponding block.

[0014] A power supply cutoff control means which is equipped with a detection means by which a block of above others detects having completed supply of a power supply for a series of data processing etc. after a carrier beam, and said first block which receives two or more supplies of a power supply from the exterior in a block intercepts in current supply to a block with which it corresponds if the completion signal of processing is received is made a printed circuit board concerning the 5th invention prepare.

[0015] Moreover, a printed circuit board concerning the 6th invention establishes powering on to a block with which said first block which receives two or more supplies of a power supply from the exterior in a block corresponds, and a powering-on cutoff control means which repeats cutoff according to a sequence.

[0016] A printed circuit board concerning the 7th invention consists of program control means to start said powering-on cutoff control means in response to a control signal from the outside.

[0017]

[Embodiment of the Invention] Gestalt 1. drawing 1 and drawing 2 of operation are drawing explaining the gestalt of 1 operation of the printed circuit board by this invention. Drawing 1 is drawing showing the configuration of a printed circuit board, and drawing 2 is drawing showing the detailed configuration. In drawing 1 a printed circuit board and 2 1 The connector area on a printed circuit board 1, The current supply block whose 3, 4, and 5 receive supply of a power supply to the timing according to individual respectively, For the functional circuit which 3a, 4a, and 5a are respectively arranged on the current supply blocks 3 and 4 and 5, and operates in response to current supply, and 6, 7 and 8, as for Vcc Rhine and 12, GND Rhine, and 9, 10 and 11 are [electronic equipment and 13] the connector areas on the back board (not shown) of electronic equipment 12. In addition, as the gestalt 1 of this operation is shown in drawing 2 , functional circuit 3a is, the sequence control circuit, i.e., the current supply control means, which controls the current supply to the current supply blocks 4 and 5, and 4aa and 5aa are control lines which perform the response about powering on from the current supply blocks 4 and 5, respectively.

[0018] As shown in drawing 2 , moreover, functional circuit 3a, i.e., a current supply control means The powering-on sequential circuit three a1 which performs injection control of the power supply of the printed circuit board 1 whole, the powering-on block directions circuit three a6, powering on to the current supply block 4, Namely, the relay circuit three a2 which controls GND Rhine and the relay circuit three a3 which controls Vcc Rhine, powering on to the current supply block 5, It consists of a relay circuit three a4 which controls GND Rhine, and a relay circuit three a5 which controls VCC Rhine. Namely, functional circuit 4a Consisting of a data-

processing circuit, a power control I/F circuit four a1, and the power supply normal detector four a2, i.e., a normal detection means, four a3, functional circuit 5a consists of a data-processing circuit, a power control I/F circuit five a1, and the power supply normal detector five a2, i.e., a normal detection means, five a3.

[0019] As mentioned above, the printed circuit board 1 in the gestalt 1 of this operation establishes three current supply blocks with which a power supply is supplied to the same timing, for example, and each current supply timing is made to differ. That is, as opposed to the data-processing circuit four a3 which processes the I/O signal 14 of the powering-on sequential circuit three a1 and electronic equipment 12 which control powering on of the printed circuit board 1 whole for a current supply block, and the data-processing circuit five a3, a power supply is supplied in order of the current supply block 3, the current supply block 4, and the current supply block 5.

[0020] Hereafter, the actuation in the gestalt 1 of this operation is explained, referring to drawing 1 and drawing 2. If the connector area 2 of a printed circuit board 1 is inserted in the connector area 13 of electronic equipment 12, a power supply will be supplied to the current supply block 3 (the powering-on sequential circuit three a1, a relay circuit three a2, a relay circuit three a3, a relay circuit three a4, a relay circuit three a5, powering-on block directions circuit three a6) by GND Rhine 6 and Vcc Rhine 9 from electronic equipment 12. Supply of a power supply outputs [whether a power supply is supplied and] beforehand the current supply indication signal to the block specified to the powering-on sequential circuit three a1 from the powering-on block directions circuit three a6 which can be directed with a DIP switch etc. to which block. For example, the reception beam powering-on sequential circuit three a1 drives a relay circuit three a2 for a power supply indication signal first as these directions are the powering-on directions to blocks 4 and 5, GND Rhine 6 and GND Rhine 7 are made into switch-on, time amount is set a little, a relay circuit three a3 is driven, and Vcc Rhine 9 and Vcc Rhine 10 are made into switch-on. The above result, a power supply is supplied to the current supply block 4, and functional circuit 4a on block 4 operates.

[0021] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit four a3 at this time and normal is detected in the power supply normal detector four a2, a normal reply signal of operation will be outputted by control line 4aa from the power control I/F circuit four a1 to the powering-on sequential circuit three a1.

[0022] If a normal reply signal of operation is received, since the powering-on sequential circuit three a1 has received current supply directions from the powering-on block directions circuit three a6 to blocks 4 and 5 in this example, next, it sets time amount for a relay circuit three a4 a little, drives a relay circuit three a5, and makes switch-on Vcc Rhine 9 and Vcc Rhine 11 for GND Rhine 6 and GND Rhine 8. The above result, a power supply is supplied to the current supply block 5, and functional circuit 5a on block 5 operates.

[0023] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit five a3 at this time and normal is detected in the power supply normal detector five a2, a normal reply signal of operation is outputted by control line 5aa from the power control I/F circuit five a1 to the powering-on sequential circuit three a1, and this condition will be held if this signal is received in the powering-on sequential circuit three a1.

[0024] In this example, although there were injection directions to the blocks 4 and 5 from the powering-on block directions circuit three a6, if it is directions of only block 4, the current supply sequence to the block 5 of the second half will be carried out.

[0025] As mentioned above, according to the gestalt 1 of this operation, the power supply pattern of the printed circuit board of one sheet is carried out to division, i.e., a current supply block, at plurality. To which block a power supply is supplied beforehand by directing with the DIP switch etc. as current supply control block which controls the current supply of other current supply blocks of one of the current supply blocks divided into plurality. A power supply is supplied only to the specified block, and since current supply is not carried out to the other block, low-power-ization is realizable. moreover -- while current supply control block takes each current supply block and a handshake for the current supply to other current supply blocks -- sequence -- and since a power supply is supplied in order of GND and Vcc, it becomes possible to restrict the transient current when carrying out current supply, and failure generating of IC in case the power supply of electronic equipment 12 inserts a printed circuit board in the state of ON etc. can be prevented. Furthermore, since the effect of the working substrate on others can be lost when a substrate is inserted, loss of the data based on malfunction can be prevented.

[0026] In addition, in the gestalt 1 of the above-mentioned implementation, although the powering-on sequential circuit three a1 received the normal reply signal of operation from other blocks, even if it takes handshakes, such as BIT directions / response, an equivalent effect is acquired after power supply starting completion of other blocks, between the power control I/F circuit (four a1, five a1) of each block, and the powering-on sequential circuit three a1.

[0027] In addition, in the gestalt 1 of this operation, although the power supply normal detector was prepared,

- this power supply normal detector cannot be prepared, but ** can also acquire an equivalent effect in functional circuits 4a and 5a. This thing is the same also in the gestalt of the following operations.
- [0028] In addition, in the gestalt 1 of this operation, although the powering-on sequential circuit three a1 controls a relay circuit three a2 and a relay circuit three a4 and supplied GND Rhine to the current supply block 4 and the current supply block 5, respectively, even if it does not prepare these relay circuits but makes GND Rhine 6, GND Rhine 7 and GND Rhine 6, and GND Rhine 8 into switch-on from the start, an equivalent effect can be acquired. This thing is the same also in the gestalt of the following operations.
- [0029] In addition, in the gestalt 1 of this operation, although powering on was controlled using the relay, even if it makes it control using other components, such as an electronic switch, an equivalent effect can be acquired. This thing is the same also in the gestalt of the following operations.
- [0030] It may happen that the block count is constituted in great numbers and a required functional circuit may carry out [which is gestalt 2. of operation] congestion of to which block a power supply is beforehand supplied about current supply control for every mode although the powering-on block directions circuit three a6 which can be directed with a DIP switch etc. is formed, and it cannot respond only with powering-on directions simply in the gestalt 1 of this operation. In such a case, it considers as the gestalt 2 of this operation of the method of coping with it.
- [0031] Drawing 1 and drawing 3 are drawings explaining the gestalt of 1 operation of the printed circuit board by this invention. Explanation of the sign of drawing 1 and drawing 3 is the same as the gestalt 1 of operation. Here, the powering-on block directions circuit three a6 is replaced, and the powering-on mode judging circuit three a7 is formed.
- [0032] Hereafter, the actuation in the gestalt 2 of this operation is explained, referring to drawing 1 and drawing 3 . If the connector area 2 of a printed circuit board 1 is inserted in the connector area 13 of electronic equipment 12, a power supply will be supplied to the current supply block 3 (the powering-on sequential circuit three a1, a relay circuit three a2, a relay circuit three a3, a relay circuit three a4, a relay circuit three a5, powering-on mode judging circuit three a7) by GND Rhine 6 and Vcc Rhine 9 from electronic equipment 12. At this time, in which mode, the powering-on mode judging circuit three a7 which judges whether it is necessary to supply a power supply will be beforehand established in which block and which block, and the mode will be beforehand set up with a DIP switch etc. If a power supply is supplied in such the condition, the powering-on mode judging circuit three a7 will output the current supply indication signal to the specified block to the powering-on sequential circuit three a1 in response to the above-mentioned setup. For example, the reception beam powering-on sequential circuit three a1 drives a relay circuit three a2 for a power supply indication signal first as these directions are the powering-on directions to blocks 4 and 5, GND Rhine 6 and GND Rhine 7 are made into switch-on, time amount is set a little, a relay circuit three a3 is driven, and Vcc Rhine 9 and Vcc Rhine 10 are made into switch-on. The above result, a power supply is supplied to the current supply block 4, and functional circuit 4a on block 4 operates.
- [0033] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit four a3 at this time and normal is detected in the power supply normal detector four a2, a normal reply signal of operation will be outputted by control line 4aa from the power control I/F circuit four a1 to the powering-on sequential circuit three a1.
- [0034] If a normal reply signal of operation is received, since the powering-on sequential circuit three a1 has received current supply directions from the powering-on block directions circuit three a6 to blocks 4 and 5 in this example, next, it sets time amount for a relay circuit three a4 a little, drives a relay circuit three a5, and makes switch-on Vcc Rhine 9 and Vcc Rhine 11 for GND Rhine 6 and GND Rhine 8. The above result, a power supply is supplied to the current supply block 5, and functional circuit 5a on block 5 operates.
- [0035] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit five a3 at this time and normal is detected in the power supply normal detector five a2, a normal reply signal of operation is outputted by control line 5aa from the power control I/F circuit five a1 to the powering-on sequential circuit three a1, and this condition will be held if this signal is received in the powering-on sequential circuit three a1.
- [0036] In this example, although there were injection directions to the blocks 4 and 5 from the powering-on mode judging circuit three a7, if it is directions of only block 4, the current supply sequence to the block 5 of the second half will be carried out.
- [0037] As mentioned above, according to the gestalt 2 of this operation, the power supply pattern of the printed circuit board of one sheet is carried out to division, i.e., a current supply block, at plurality. As current supply control block which controls the current supply of other current supply blocks of one of the current supply blocks divided into plurality, beforehand in which mode Since the powering-on mode judging circuit three a7 which judges it is necessary to which block and which block to supply a power supply is formed The block count is

· constituted in great numbers, a power supply is supplied only to the block specified even when a required functional circuit carried out congestion for every mode, and since current supply is not carried out to the other block, low-power-ization is realizable. moreover -- while current supply control block takes each current supply block and a handshake for the current supply to other current supply blocks -- sequence -- and since a power supply is supplied in order of GND and Vcc, it becomes possible to restrict the transient current when carrying out current supply, and failure generating of IC in case the power supply of electronic equipment 12 inserts a printed circuit board in the state of ON etc. can be prevented. Furthermore, since the effect of the working substrate on others can be lost when a substrate is inserted, loss of the data based on malfunction can be prevented. This thing is the same also in the gestalt of the following operations.

[0038] It is necessary to specify with a DIP switch etc. beforehand, two or more same boards are used in the gestalten 1 and 2 of this operation, and it may happen that a power supply setup cannot be carried out in a large system which is gestalt 3. of operation and which carries out integrated control with a CPU board. In such a case, it considers as the gestalt 3 of this operation of the method of coping with it.

[0039] Drawing 1 and drawing 4 are drawings explaining the gestalt of 1 operation of the printed circuit board by this invention. Explanation of the sign of drawing 1 and drawing 4 is the same as the gestalt 1 of operation. Here, the powering-on block directions circuit three a6 is replaced, and the powering-on judging I/F circuit three a8 is formed.

[0040] Hereafter, the actuation in the gestalt 3 of this operation is explained, referring to drawing 1 and drawing 4. If the connector area 2 of a printed circuit board 1 is inserted in the connector area 13 of electronic equipment 12, a power supply will be supplied to the current supply block 3 (the powering-on sequential circuit three a1, a relay circuit three a2, a relay circuit three a3, a relay circuit three a4, a relay circuit three a5, powering-on judging I/F circuit three a8) by GND Rhine 6 and Vcc Rhine 9 from electronic equipment 12. When a power supply is supplied, it is directed by real time to which block the powering-on indication signal 15 from the CPU board which carries out integrated control of the system supplies a power supply by being inputted into the powering-on judging I/F circuit three a8. In response, the powering-on judging I/F circuit three a8 outputs the current supply indication signal to the specified block to the powering-on sequential circuit three a1. For example, the reception beam powering-on sequential circuit three a1 drives a relay circuit three a2 for a power supply indication signal first as these directions are the powering-on directions to blocks 4 and 5, GND Rhine 6 and GND Rhine 7 are made into switch-on, time amount is set a little, a relay circuit three a3 is driven, and Vcc Rhine 9 and Vcc Rhine 10 are made into switch-on. The above result, a power supply is supplied to the current supply block 4, and functional circuit 4a on block 4 operates.

[0041] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit four a3 at this time and normal is detected in the power supply normal detector four a2, a normal reply signal of operation will be outputted by control line 4aa from the power control I/F circuit four a1 to the powering-on sequential circuit three a1.

[0042] If a normal reply signal of operation is received, since the powering-on sequential circuit three a1 has received current supply directions from the powering-on block directions circuit three a6 to blocks 4 and 5 in this example, next, it sets time amount for a relay circuit three a4 a little, drives a relay circuit three a5, and makes switch-on Vcc Rhine 9 and Vcc Rhine 11 for GND Rhine 6 and GND Rhine 8. The above result, a power supply is supplied to the current supply block 5, and functional circuit 5a on block 5 operates.

[0043] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit five a3 at this time and normal is detected in the power supply normal detector five a2, a normal reply signal of operation is outputted by control line 5aa from the power control I/F circuit five a1 to the powering-on sequential circuit three a1, and this condition will be held if this signal is received in the powering-on sequential circuit three a1.

[0044] In this example, although there were injection directions to the blocks 4 and 5 from the powering-on judging I/F circuit three a8, if it is directions of only block 4, the current supply sequence to the block 5 of the second half will be carried out.

[0045] As mentioned above, according to the gestalt 3 of this operation, the power supply pattern of the printed circuit board of one sheet is carried out to division, i.e., a current supply block, at plurality. As current supply control block which controls the current supply of other current supply blocks of one of the current supply blocks divided into plurality Since the powering-on judging I/F circuit three a8 which can receive on real time to which block a power supply is supplied from the CPU board which carries out integrated control of the system is formed Two or more same boards are used, a power supply is supplied only to the specified block also with a large system which carries out integrated control with a CPU board, and since current supply is not carried out to the other block, low-power-ization is realizable. moreover -- while current supply control block takes each current supply block and a handshake for the current supply to other current supply blocks -- sequence -- and

· since a power supply is supplied in order of GND and Vcc, it becomes possible to restrict the transient current when carrying out current supply, and failure generating of IC in case the power supply of electronic equipment 12 inserts a printed circuit board in the state of ON etc. can be prevented.

[0046] After completing the processing which is gestalt 4. of operation and which one functional circuit carries out a certain kind of data processing to a fixed period of power ups, such as for example, an initial setting up function, and the functional circuit takes charge of, there may be no necessity for current supply. In such a case, it considers as the gestalt 4 of this operation of the method of coping with it.

[0047] Drawing 1 and drawing 5 are drawings explaining the gestalt of 1 operation of the printed circuit board by this invention. Explanation of the sign of drawing 1 and drawing 5 is the same as the gestalt 1 of operation. Here, the power supply cutoff timer circuit three a9 is formed.

[0048] Hereafter, the actuation in the gestalt 4 of this operation is explained, referring to drawing 1 and drawing 5. If the connector area 2 of a printed circuit board 1 is inserted in the connector area 13 of electronic equipment 12, a power supply will be supplied to the current supply block 3 (the powering-on sequential circuit three a1, a relay circuit three a2, a relay circuit three a3, a relay circuit three a4, a relay circuit three a5, the powering-on mode judging circuit three a7, power supply cutoff timer circuit three a9) by GND Rhine 6 and Vcc Rhine 9 from electronic equipment 12. At this time, in which mode, the powering-on mode judging circuit three a7 which judges whether it is necessary to supply a power supply will be beforehand established in which block and which block, and the mode will be beforehand set up with a DIP switch etc. If a power supply is supplied in such the condition, the powering-on mode judging circuit three a7 will output the current supply indication signal to the specified block to the powering-on sequential circuit three a1 in response to the above-mentioned setup. For example, the reception beam powering-on sequential circuit three a1 drives a relay circuit three a2 for a power supply indication signal first as these directions are the powering-on directions to blocks 4 and 5, GND Rhine 6 and GND Rhine 7 are made into switch-on, time amount is set a little, a relay circuit three a3 is driven, and Vcc Rhine 9 and Vcc Rhine 10 are made into switch-on. The above result, a power supply is supplied to the current supply block 4, and functional circuit 4a on block 4 operates.

[0049] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit four a3 at this time and normal is detected in the power supply normal detector four a2, a normal reply signal of operation will be outputted by control line 4aa from the power control I/F circuit four a1 to the powering-on sequential circuit three a1.

[0050] If a normal reply signal of operation is received, since the powering-on sequential circuit three a1 has received current supply directions from the powering-on mode judging circuit three a7 to blocks 4 and 5 in this example, next, it sets time amount for a relay circuit three a4 a little, drives a relay circuit three a5, and makes switch-on Vcc Rhine 9 and Vcc Rhine 11 for GND Rhine 6 and GND Rhine 8. The above result, a power supply is supplied to the current supply block 5, and functional circuit 5a on block 5 operates.

[0051] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit five a3 at this time and normal is detected in the power supply normal detector five a2, a normal reply signal of operation is outputted by control line 5aa from the power control I/F circuit five a1 to the powering-on sequential circuit three a1, and this condition will be held if this signal is received in the powering-on sequential circuit three a1.

[0052] If the time amount which finishes processing the processing which functional circuit 4a on the current supply block 4 by which current supply was carried out takes charge of at this time passes, the power supply cutoff timer circuit three a9 will output a power supply cutoff signal to a powering-on sequential circuit.

[0053] If a power supply cutoff signal is received, in order to suspend the current supply to functional circuit 4a, the powering-on sequential circuit three a1 drives a relay circuit three a3 first, it intercepts a flow with Vcc Rhine 9 and Vcc Rhine 10, sets time amount a little, drives a relay circuit three a2, and makes a flow with GND Rhine 6 and GND Rhine 7 a cut off state. The above result, the current supply to the current supply block 4 is intercepted, and actuation of functional circuit 4a on block 4 stops.

[0054] Moreover, if the time amount which finishes processing the processing which functional circuit 5a on the current supply block 5 by which current supply was carried out takes charge of at this time passes, the power supply cutoff timer circuit three a9 will output a power supply cutoff signal to a powering-on sequential circuit again.

[0055] If a completion signal of operation is received, in order to suspend the current supply to functional circuit 5a, the powering-on sequential circuit three a1 drives a relay circuit three a5 first, it intercepts a flow with Vcc Rhine 9 and Vcc Rhine 11, sets time amount a little, drives a relay circuit three a4, and makes a flow with GND Rhine 6 and GND Rhine 8 a cut off state. The above result, the current supply to the current supply block 5 is intercepted, and actuation of functional circuit 5a on block 5 stops.

[0056] As mentioned above, since according to the gestalt 4 of this operation the power supply cutoff timer

circuit three a9 which detects the thing which finish processing the processing which a functional circuit takes charge of, and which was done for time amount progress is formed, a power supply cutoff signal is outputted and the current supply to a functional circuit was intercepted in response to the power supply cutoff signal, much more low-power-ization is realizable. Moreover, since a power supply is intercepted for power supply cutoff in order of Vcc and GND**, failure generating of IC functional time on the street which intercepts a power supply can be prevented.

[0057] One functional circuit carries out data processing of a certain kind, and although the processing time which is gestalt 5. of operation and which the functional circuit takes charge of is not fixed, after completing processing, there may be no necessity for current supply. In such a case, it considers as the gestalt 5 of this operation of the method of coping with it.

[0058] Drawing 1 and drawing 6 are drawings explaining the gestalt of 1 operation of the printed circuit board by this invention. Explanation of the sign of drawing 1 and drawing 6 is the same as the gestalt 1 of operation. Here, the completion detector four a4 of processing and five a4 are prepared.

[0059] Hereafter, the actuation in the gestalt 5 of this operation is explained, referring to drawing 1 and drawing 6. If the connector area 2 of a printed circuit board 1 is inserted in the connector area 13 of electronic equipment 12, a power supply will be supplied to the current supply block 3 (the powering-on sequential circuit three a1, a relay circuit three a2, a relay circuit three a3, a relay circuit three a4, a relay circuit three a5, powering-on mode judging circuit three a7) by GND Rhine 6 and Vcc Rhine 9 from electronic equipment 12. At this time, in which mode, the powering-on mode judging circuit three a7 which judges whether it is necessary to supply a power supply will be beforehand established in which block and which block, and the mode will be beforehand set up with a DIP switch etc. If a power supply is supplied in such the condition, the powering-on mode judging circuit three a7 will output the current supply indication signal to the specified block to the powering-on sequential circuit three a1 in response to the above-mentioned setup. For example, the reception beam powering-on sequential circuit three a1 drives a relay circuit three a2 for a power supply indication signal first as these directions are the powering-on directions to blocks 4 and 5, GND Rhine 6 and GND Rhine 7 are made into switch-on, time amount is set a little, a relay circuit three a3 is driven, and Vcc Rhine 9 and Vcc Rhine 10 are made into switch-on. The above result, a power supply is supplied to the current supply block 4, and functional circuit 4a on block 4 operates.

[0060] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit four a3 at this time and normal is detected in the power supply normal detector four a2, a normal reply signal of operation will be outputted by control line 4aa from the power control I/F circuit four a1 to the powering-on sequential circuit three a1.

[0061] If a normal reply signal of operation is received, since the powering-on sequential circuit three a1 has received current supply directions from the powering-on mode judging circuit three a7 to blocks 4 and 5 in this example, next, it sets time amount for a relay circuit three a4 a little, drives a relay circuit three a5, and makes switch-on Vcc Rhine 9 and Vcc Rhine 11 for GND Rhine 6 and GND Rhine 8. The above result, a power supply is supplied to the current supply block 5, and functional circuit 5a on block 5 operates.

[0062] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit five a3 at this time and normal is detected in the power supply normal detector five a2, a normal reply signal of operation is outputted by control line 5aa from the power control I/F circuit five a1 to the powering-on sequential circuit three a1, and this condition will be held if this signal is received in the powering-on sequential circuit three a1.

[0063] If the completion of processing of the processing which functional circuit 4a on the current supply block 4 with which the power supply was supplied takes charge of at this time is carried out in the data-processing circuit four a3, the completion detector four a4 of processing will detect the completion of processing, and a completion signal of operation will be outputted to coincidence by control line 4ab to the powering-on sequential circuit three a1.

[0064] If a completion signal of operation is received, in order to suspend the current supply to functional circuit 4a, the powering-on sequential circuit three a1 drives a relay circuit three a3 first, it intercepts a flow with Vcc Rhine 9 and Vcc Rhine 10, sets time amount a little, drives a relay circuit three a2, and makes a flow with GND Rhine 6 and GND Rhine 7 a cut off state. The above result, the current supply to the current supply block 4 is intercepted, and actuation of functional circuit 4a on block 4 stops.

[0065] Moreover, if the completion of processing of the processing which functional circuit 5a on the current supply block 5 with which the power supply was supplied takes charge of at this time is carried out in the data-processing circuit five a3, the completion detector five a4 of processing will detect the completion of processing, and a completion signal of operation will be outputted to coincidence by control line 5ab to the powering-on sequential circuit three a1.

- [0066] If a completion signal of operation is received, in order to suspend the current supply to functional circuit 5a, the powering-on sequential circuit three a1 drives a relay circuit three a5 first, it intercepts a flow with Vcc Rhine 9 and Vcc Rhine 11, sets time amount a little, drives a relay circuit three a4, and makes a flow with GND Rhine 6 and GND Rhine 8 a cut off state. The above result, the current supply to the current supply block 5 is intercepted, and actuation of functional circuit 5a on block 5 stops.
- [0067] As mentioned above, since according to the gestalt 5 of this operation the completion detector four a4 of processing which detects having completed the processing which a functional circuit takes charge of, and five a4 are prepared, the completion signal of processing is outputted and the current supply to a functional circuit was intercepted in response to the completion signal of processing, much more low-power-ization is realizable. Moreover, since a power supply is intercepted for power supply cutoff in order of Vcc and GND**, failure generating of IC functional time on the street which intercepts a power supply can be prevented.
- [0068] In the system which is gestalt 6. of operation and in which the sequence of cutoff is repeatedly performed with powering on, according to a sequence, a power supply is supplied to a functional circuit, if processing is completed, the power supply to the functional circuit will be intercepted, and if it repeats carrying out current supply again and is made to perform it according to a sequence, much more low-power-ization of the whole system can be desired. In such a case, it considers as the gestalt 6 of this operation of the method of coping with it.
- [0069] Drawing 1 and drawing 7 are drawings explaining the gestalt of 1 operation of the printed circuit board by this invention. Explanation of the sign of drawing 1 and drawing 7 is the same as the gestalt 1 of operation. Here, powering on / cutoff sequence judging circuit three a10, power supply normal / completion detector of processing four a5, five a5 and the power supply / processing I/F circuit four a6, and five a6 are prepared.
- [0070] Hereafter, the actuation in the gestalt 6 of this operation is explained, referring to drawing 1 and drawing 7 . If the connector area 2 of a printed circuit board 1 is inserted in the connector area 13 of electronic equipment 12, a power supply will be supplied to the current supply block 3 (the powering-on sequential circuit three a1, a relay circuit three a2, a relay circuit three a3, a relay circuit three a4, a relay circuit three a5, powering on / cutoff sequence judging circuit three a10) by GND Rhine 6 and Vcc Rhine 9 from electronic equipment 12. At this time, powering on / cutoff sequence judging circuit three a10 will be formed, and the mode will be beforehand set up with a DIP switch etc. If a power supply is supplied in such the condition, powering on / cutoff sequence judging circuit three a10 will output the current supply indication signal to the specified block to the powering-on sequential circuit three a1 in response to the above-mentioned setup. For example, the reception beam powering-on sequential circuit three a1 drives a relay circuit three a2 for a power supply indication signal first as these directions are the powering-on directions to blocks 4 and 5, GND Rhine 6 and GND Rhine 7 are made into switch-on, time amount is set a little, a relay circuit three a3 is driven, and Vcc Rhine 9 and Vcc Rhine 10 are made into switch-on. The above result, a power supply is supplied to the current supply block 4, and functional circuit 4a on block 4 operates.
- [0071] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit four a3 at this time and normal is detected in power supply normal / completion detector four a5 of processing, a normal reply signal of operation will be outputted by control line 4ac from a power supply / processing I/F circuit four a6 to powering on / cutoff sequence judging circuit three a10.
- [0072] If a normal reply signal of operation is received, since it has received current supply directions to blocks 4 and 5, powering on / cutoff sequence judging circuit three a10 will output an injection continuation indication signal to the powering-on sequential circuit three a1 in this example. Next, the powering-on sequential circuit three a1 sets time amount for a relay circuit three a4 a little, drives a relay circuit three a5, and makes switch-on Vcc Rhine 9 and Vcc Rhine 11 for GND Rhine 6 and GND Rhine 8. The above result, a power supply is supplied to the current supply block 5, and functional circuit 5a on block 5 operates.
- [0073] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit five a3 at this time and normal is detected in power supply normal / completion detector five a5 of processing, a normal reply signal of operation will be outputted by control line 5ac from a power supply / processing I/F circuit five a6 to powering on / cutoff sequence judging circuit three a10.
- [0074] Powering on / cutoff sequence judging circuit three a10 will hold this condition, if a normal reply signal of operation is received and this signal will be received.
- [0075] If the completion of processing of the processing which functional circuit 4a on the current supply block 4 with which the power supply was supplied takes charge of at this time is carried out in the data-processing circuit four a3, power supply normal / completion detector four a5 of processing will detect the completion of processing, and a completion signal of operation will be outputted by control line 4ac from a power supply / processing I/F circuit four a6 to powering on / cutoff sequence judging circuit three a10.
- [0076] Powering on / cutoff sequence judging circuit three a10 will output a power supply cutoff indication

signal to the powering-on sequential circuit three a1, if a completion signal of operation is received. In order to suspend the current supply to functional circuit 4a, a powering-on sequential circuit drives a relay circuit three a3 first, it intercepts a flow with Vcc Rhine 9 and Vcc Rhine 10, sets time amount a little, drives a relay circuit three a2, and makes a flow with GND Rhine 6 and GND Rhine 7 a cut off state. The above result, the current supply to the current supply block 4 is intercepted, and actuation of functional circuit 4a on block 4 stops.

[0077] Moreover, if the completion of processing of the processing which functional circuit 5a on the current supply block 5 with which the power supply was supplied takes charge of at this time is carried out in the data-processing circuit five a3, power supply normal / completion detector five a5 of processing will detect the completion of processing, and a completion signal of operation will be outputted by control line 5ac from a power supply / processing I/F circuit five a6 to powering on / cutoff sequence judging circuit three a10.

[0078] Powering on / cutoff sequence judging circuit three a10 will output a power supply cutoff indication signal to the powering-on sequential circuit three a1, if a completion signal of operation is received. In order to suspend the current supply to functional circuit 5a, a powering-on sequential circuit drives a relay circuit three a5 first, it intercepts a flow with Vcc Rhine 9 and Vcc Rhine 11, sets time amount a little, drives a relay circuit three a4, and makes a flow with GND Rhine 6 and GND Rhine 8 a cut off state. The above result, the current supply to the current supply block 5 is intercepted, and actuation of functional circuit 5a on block 5 stops.

[0079] Powering on / cutoff sequence judging circuit three a10 goes into the powering-on sequence to functional circuit 4a and functional circuit 5a again according to the sequence of power supply ON/OFF of a functional circuit beforehand, and repeats this.

[0080] As mentioned above, since it detects having completed the processing which forms powering on / cutoff sequence judging circuit three a10, and a functional circuit takes charge of, the current supply to a functional circuit is intercepted in response to the completion signal of processing and it was made to repeat carrying out current supply again according to powering on / cutoff sequence according to the gestalt 6 of this operation, much more low-power-ization is realizable. Moreover, since a power supply is intercepted for power supply cutoff in order of Vcc and GND**, failure generating of IC functional time on the street which intercepts a power supply can be prevented.

[0081] If it is always made to perform intercepting the power supply to the functional circuit, and carrying out current supply again if needed if a power supply is supplied only to the functional circuit [a functional circuit] which is gestalt 7. of operation to make it process by the whole system and processing is completed, much more low-power-ization of the whole system can be desired. In such a case, it considers as the gestalt 7 of this operation of the method of coping with it.

[0082] Drawing 1 and drawing 8 are drawings explaining the gestalt of 1 operation of the printed circuit board by this invention. Explanation of the sign of drawing 1 and drawing 8 is the same as the gestalt 1 of operation. Here, powering on / cutoff judging I/F circuit three a11 is formed.

[0083] Hereafter, the actuation in the gestalt 7 of this operation is explained, referring to drawing 1 and drawing 8 . If the connector area 2 of a printed circuit board 1 is inserted in the connector area 13 of electronic equipment 12, a power supply will be supplied to the current supply block 3 (the powering-on sequential circuit three a1, a relay circuit three a2, a relay circuit three a3, a relay circuit three a4, a relay circuit three a5, powering on / cutoff judging I/F circuit three a11) by GND Rhine 6 and Vcc Rhine 9 from electronic equipment 12. When a power supply is supplied, it is directed by real time to which block the powering-on indication signal 15 from the CPU board which carries out integrated control of the system supplies a power supply by being inputted into powering on / cutoff judging I/F circuit three a11. In response, powering on / cutoff judging I/F circuit three a11 outputs the current supply indication signal to the specified block to the powering-on sequential circuit three a1. For example, the reception beam powering-on sequential circuit three a1 drives a relay circuit three a2 for a power supply indication signal first as these directions are the powering-on directions to blocks 4 and 5, GND Rhine 6 and GND Rhine 7 are made into switch-on, time amount is set a little, a relay circuit 2 (three a3) is driven, and Vcc Rhine 9 and Vcc Rhine 10 are made into switch-on. The above result, a power supply is supplied to the current supply block 4, and functional circuit 4a on block 4 operates.

[0084] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit four a3 at this time and normal is detected in power supply normal / completion detector four a5 of processing, a normal reply signal of operation will be outputted by control line 4ac from a power supply / processing I/F circuit four a6 to powering on / cutoff judging I/F circuit three a11.

[0085] If a normal reply signal of operation is received, since it has received current supply directions to blocks 4 and 5, powering on / cutoff judging I/F circuit three a11 will output an injection continuation indication signal to the powering-on sequential circuit three a1 in this example. Next, the powering-on sequential circuit three a1 sets time amount for a relay circuit three a4 a little, drives a relay circuit three a5, and makes switch-on Vcc Rhine 9 and Vcc Rhine 11 for GND Rhine 6 and GND Rhine 8. The above result, a power supply is supplied to the

current supply block 5, and functional circuit 5a on block 5 operates.

[0086] If an internal operating state identification test is carried out by the built-in test of the data-processing circuit five a3 at this time and normal is detected in power supply normal / completion detector five a5 of processing, a normal reply signal of operation will be outputted by control line 5ac from a power supply / processing I/F circuit five a6 to powering on / cutoff judging I/F circuit three a11.

[0087] Powering on / cutoff judging I/F circuit three a11 will hold this condition, if a normal reply signal of operation is received and this signal will be received.

[0088] If the completion of processing of the processing which functional circuit 4a on the current supply block 4 with which the power supply was supplied takes charge of at this time is carried out in the data-processing circuit four a3, power supply normal / completion detector four a5 of processing will detect the completion of processing, and a completion signal of operation will be outputted by control line 4ac from a power supply / processing I/F circuit four a6 to powering on / cutoff judging I/F circuit three a11.

[0089] Powering on / cutoff judging I/F circuit three a11 outputs a completion signal of operation also to the CPU board which carries out integrated control of the system while outputting a power supply cutoff indication signal to the powering-on sequential circuit three a1, if a completion signal of operation is received. In order to suspend the current supply to functional circuit 4a, a powering-on sequential circuit drives a relay circuit three a3 first, it intercepts a flow with Vcc Rhine 9 and Vcc Rhine 10, sets time amount a little, drives a relay circuit three a2, and makes a flow with GND Rhine 6 and GND Rhine 7 a cut off state. The above result, the current supply to the current supply block 4 is intercepted, and actuation of functional circuit 4a on block 4 stops.

[0090] Moreover, if the completion of processing of the processing which functional circuit 5a on the current supply block 5 with which the power supply was supplied takes charge of at this time is carried out in the data-processing circuit five a3, power supply normal / completion detector five a5 of processing will detect the completion of processing, and a completion signal of operation will be outputted by control line 5ac from a power supply / processing I/F circuit five a6 to powering on / cutoff judging I/F circuit three a11.

[0091] Powering on / cutoff judging I/F circuit three a11 outputs a completion signal of operation also to the CPU board which carries out integrated control of the system while outputting a power supply cutoff indication signal to the powering-on sequential circuit three a1, if a completion signal of operation is received. In order to suspend the current supply to functional circuit 5a, the powering-on sequential circuit three a1 drives a relay circuit three a5 first, it intercepts a flow with Vcc Rhine 9 and Vcc Rhine 11, sets time amount a little, drives a relay circuit three a4, and makes a flow with GND Rhine 6 and GND Rhine 8 a cut off state. The above result, the current supply to the current supply block 5 is intercepted, and actuation of functional circuit 5a on block 5 stops.

[0092] Powering on / cutoff judging I/F circuit three a11 stands by that the powering-on indication signal 15 from the CPU board which carries out integrated control of the system again is inputted, and if there are directions, it will start an injection sequence again.

[0093] As mentioned above, while making it detect to have formed the powering-on cutoff judging I/F circuit three a11, and to have completed the processing which a functional circuit takes charge of according to the gestalt 7 of this operation Since current supply can be intercepted if it acts as powering on and processing is completed by receiving powering-on directions again from a CPU board only when required since the completion of processing is notified also to the CPU board which carries out integrated control of the system, much more low-power-ization is realizable. Moreover, since a power supply is intercepted for power supply cutoff in order of Vcc and GND**, failure generating of IC functional time on the street which intercepts a power supply can be prevented.

[0094]

[Effect of the Invention] As mentioned above, it sets to the printed circuit board by this invention. The power supply pattern of the printed circuit board of one sheet is carried out to division, i.e., a current supply block, at plurality. To which block a power supply is supplied beforehand by directing with the DIP switch etc. as current supply control block which controls the current supply of other current supply blocks of one of the current supply blocks divided into plurality A power supply is supplied only to the specified block, and since current supply is not carried out to the other block, low-power-ization is realizable. moreover -- while current supply control block takes each current supply block and a handshake for the current supply to other current supply blocks -- sequence -- and since a power supply is supplied in order of GND and Vcc, it becomes possible to restrict the transient current when carrying out current supply, and failure generating of IC in case the power supply of electronic equipment inserts a printed circuit board in the state of ON etc. can be prevented. Furthermore, since the effect of the working substrate on others can be lost when a substrate is inserted, loss of the data based on malfunction can be prevented.

[0095] Moreover, the power supply pattern of the printed circuit board of one sheet is carried out to division, i.e., a current supply block, at plurality. As current supply control block which controls the current supply of other

current supply blocks of one of the current supply blocks divided into plurality, beforehand in which mode Since the powering-on mode judging circuit which judges it is necessary to which block and which block to supply a power supply is prepared The block count is constituted in great numbers, a power supply is supplied only to the block specified even when a required functional circuit carried out congestion for every mode, and since current supply is not carried out to the other block, low-power-ization is realizable. moreover -- while current supply control block takes each current supply block and a handshake for the current supply to other current supply blocks -- sequence -- and since a power supply is supplied in order of GND and Vcc, it becomes possible to restrict the transient current when carrying out current supply, and failure generating of IC in case the power supply of electronic equipment inserts a printed circuit board in the state of ON etc. can be prevented.

[0096] Moreover, the power supply pattern of the printed circuit board of one sheet is carried out to division, i.e., a current supply block, at plurality. As current supply control block which controls the current supply of other current supply blocks of one of the current supply blocks divided into plurality Since the powering-on judging I/F circuit which can receive on real time to which block a power supply is supplied from the CPU board which carries out integrated control of the system is prepared Two or more same boards are used, a power supply is supplied only to the specified block also with a large system which carries out integrated control with a CPU board, and since current supply is not carried out to the other block, low-power-ization is realizable. moreover -- while current supply control block takes each current supply block and a handshake for the current supply to other current supply blocks -- sequence -- and since a power supply is supplied in order of GND and Vcc, it becomes possible to restrict the transient current when carrying out current supply, and failure generating of IC in case the power supply of electronic equipment inserts a printed circuit board in the state of ON etc. can be prevented.

[0097] Moreover, since the power supply cutoff timer circuit three a9 which detects the thing which finish processing the processing which a functional circuit takes charge of, and which was done for time amount progress is formed, a power supply cutoff signal is outputted and the current supply to a functional circuit was intercepted in response to the power supply cutoff signal, much more low-power-ization is realizable. Moreover, since a power supply is intercepted for power supply cutoff in order of Vcc and GND**, failure generating of IC functional time on the street which intercepts a power supply can be prevented.

[0098] Moreover, since the completion detector of processing which detects having completed the processing which a functional circuit takes charge of is prepared, the completion signal of processing is outputted and the current supply to a functional circuit was intercepted in response to the completion signal of processing, much more low-power-ization is realizable. Moreover, since a power supply is intercepted for power supply cutoff in order of Vcc and GND**, failure generating of IC functional time on the street which intercepts a power supply can be prevented.

[0099] Moreover, it detects having completed the processing which prepares powering on / cutoff sequence judging circuit, and a functional circuit takes charge of, and the current supply to a functional circuit is intercepted in response to the completion signal of processing, and since it was made to repeat carrying out current supply again according to powering on / cutoff sequence, much more low-power-ization is realizable. Moreover, since a power supply is intercepted for power supply cutoff in order of Vcc and GND**, failure generating of IC functional time on the street which intercepts a power supply can be prevented.

[0100] Moreover, since current supply can be intercepted if it acts as powering on and processing completes by receiving powering-on directions again from a CPU board only when required since the completion of processing is notified also to the CPU board which carries out integrated control of the system while making it detect to have prepared the powering-on cutoff judging I/F circuit, and to have completed the processing which a functional circuit takes charge of, it is realizable in much more low-power-ization. Moreover, since a power supply is intercepted for power supply cutoff in order of Vcc and GND**, failure generating of IC functional time on the street which intercepts a power supply can be prevented.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The printed circuit board characterized by to establish the current-supply control means which carries out current supply only to a block with which a circuit which realizes a function to in_ which each makes a circuit on a printed circuit board a configuration which divided into two or more blocks supplied independently to a power supply beforehand, and is needed for said first block which receives two or more supplies of a power supply from the exterior in a block out of other two or more blocks was mounted for every functional unit.

[Claim 2] A printed circuit board according to claim 1 characterized by current supply establishing a judgment circuit of necessity in said first block which receives two or more supplies of a power supply from the exterior in a block in a certain condition to which block.

[Claim 3] A printed circuit board according to claim 2 characterized by constituting from a program control means to start said judgment circuit in response to a control signal from the outside.

[Claim 4] When a block of above others carries out fixed time amount progress of the supply of a power supply after a carrier beam, said first block which receives two or more supplies of a power supply from the exterior in a block is a printed circuit board according to claim 1 characterized by establishing a power supply cutoff control means which intercepts current supply to a corresponding block.

[Claim 5] A block of above others is a printed circuit board according to claim 4 carried out [having established a power supply cutoff control means which intercepts current supply to a corresponding block, and] as the feature, when it has a detection means detect having completed supply of a power supply for a series of data processing etc. after a carrier beam and said first block which receives two or more supplies of a power supply from the exterior in a block receives the completion signal of processing.

[Claim 6] Said first block which receives two or more supplies of a power supply from the exterior in a block is a printed circuit board according to claim 1 characterized by establishing powering on to a corresponding block, and a powering-on cutoff control means which repeats cutoff according to a sequence.

[Claim 7] A printed circuit board according to claim 6 characterized by constituting from a program control means to start said powering-on cutoff control in response to a control signal from the outside.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the configuration in the gestalt 1 of operation of the printed circuit board by this invention.

[Drawing 2] It is the details block diagram of the printed circuit board in the gestalt 1 of operation.

[Drawing 3] It is a details block diagram in the gestalt 2 of operation of the printed circuit board by this invention.

[Drawing 4] It is a details block diagram in the gestalt 3 of operation of the printed circuit board by this invention.

[Drawing 5] It is a details block diagram in the gestalt 4 of operation of the printed circuit board by this invention.

[Drawing 6] It is a details block diagram in the gestalt 5 of operation of the printed circuit board by this invention.

[Drawing 7] It is a details block diagram in the gestalt 6 of operation of the printed circuit board by this invention.

[Drawing 8] It is a details block diagram in the gestalt 7 of operation of the printed circuit board by this invention.

[Drawing 9] It is drawing showing the configuration of the conventional printed circuit board.

[Description of Notations]

1 Printed Circuit Board, 2 Connector Area, 3 Current Supply Block, 3a A functional circuit, three a1 A powering-on sequential circuit, three a2 Relay circuit, Three a3 A relay circuit, three a4 A relay circuit, three a5 Relay circuit, Three a6 A powering-on block directions circuit, three a7 Powering-on mode judging circuit, Three a8 A powering-on judging I/F circuit, three a9 Power supply cutoff timer circuit, Three a10 Powering on / cutoff sequence judging circuit, three a11 Powering on / cutoff judging I/F circuit, 4 Current supply block, 4a A functional circuit, four a1 Power control I/F circuit, Four a2 A power supply normal detector, four a3 A data-processing circuit and four a4 The completion detector of processing, Four a5 Power supply normal / completion detector of processing, four a6 A power supply / processing I/F circuit, 5 A current supply block, 5a Functional circuit 5a1 power-control I/F circuit, Five a2 A power supply normal detector, five a3 A data-processing circuit, five a4 The completion detector of processing, Five a5 Power supply normal / completion detector of processing, 5a6 power supply / processing I/F circuit, 12 Electronic equipment, 13 An electronic equipment side connector, 23a functional circuit, 23a1 A powering-on sequential circuit, 23a2 A relay circuit, 23a3 Relay circuit, 23a4 relay circuit, 23a5 Relay circuit 24a Functional circuit, 24a1 A power control I/F circuit, 24a2 A power supply normal detector, 24a3 Data-processing circuit, 25a A functional circuit, 25a1 A power control I/F circuit, 25a2 A power supply normal detector, 25a3 Data-processing circuit.

[Translation done.]

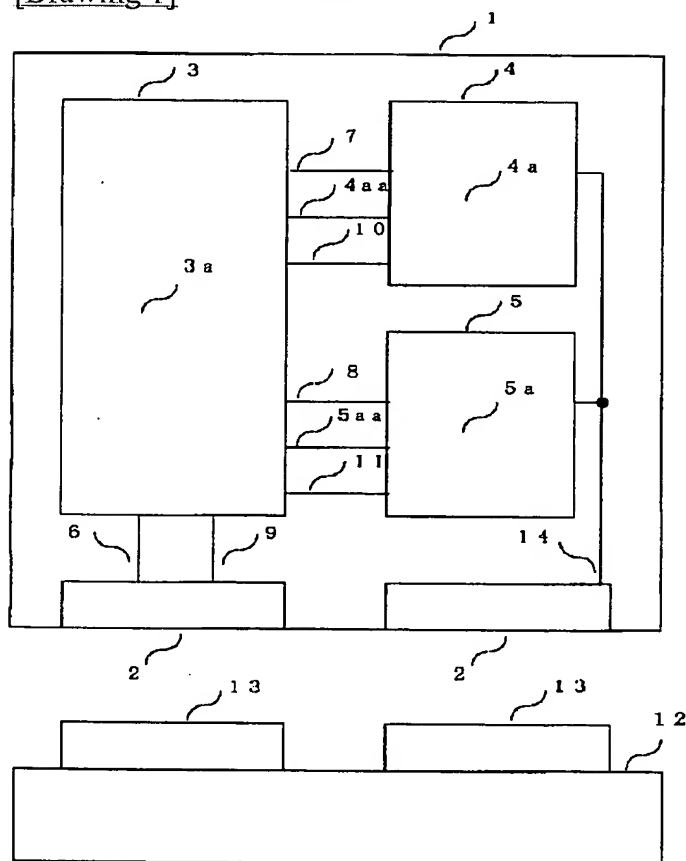
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

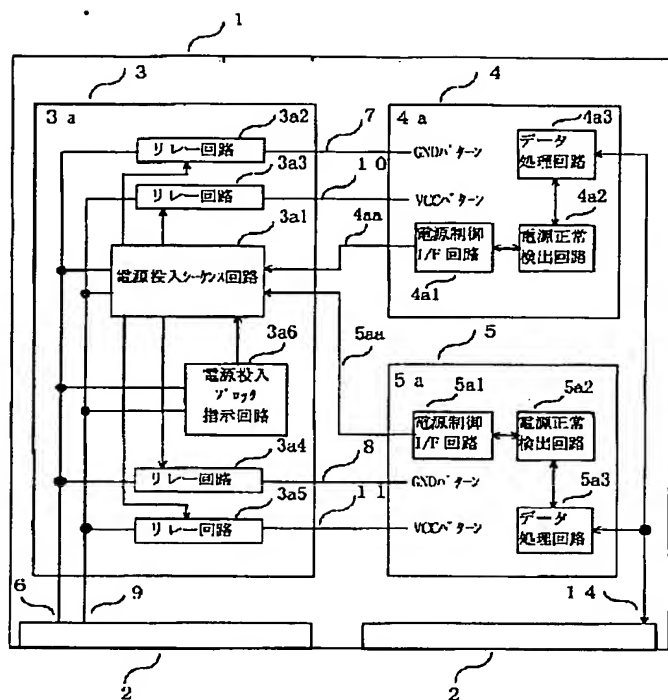
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

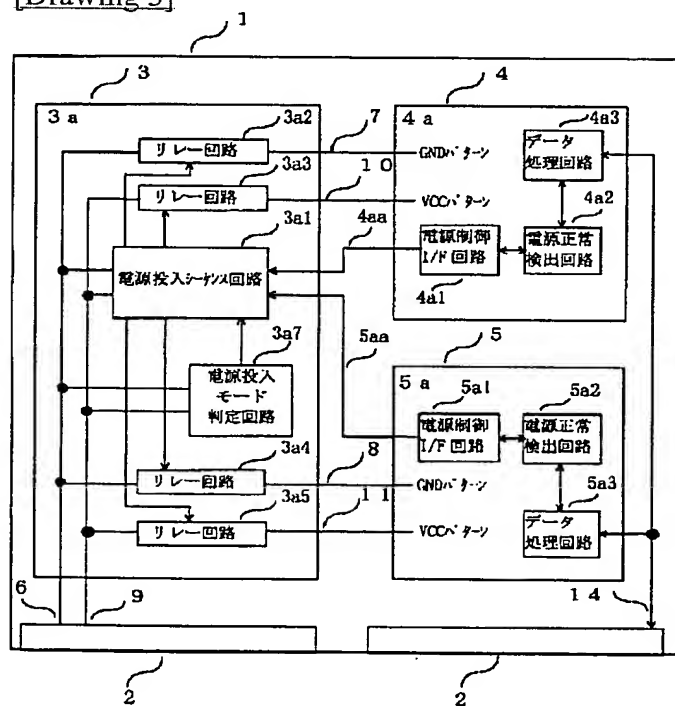
[Drawing 1]



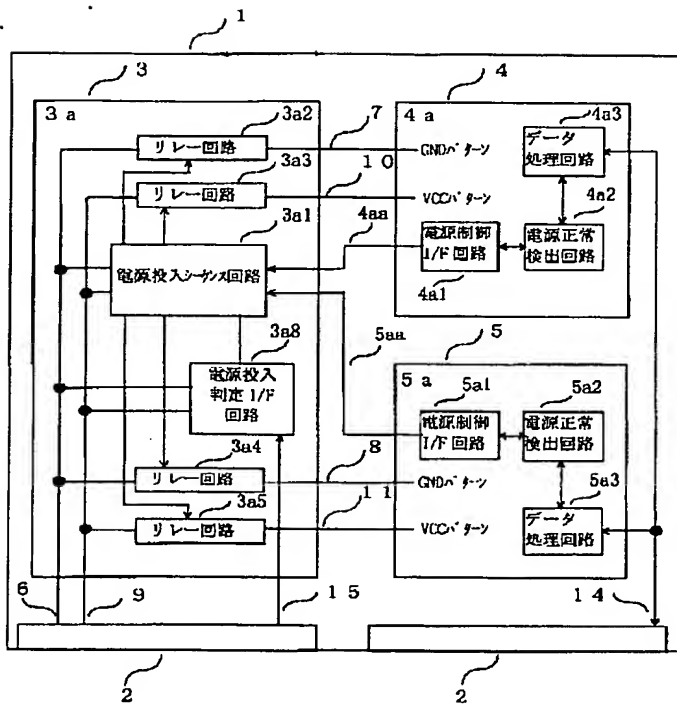
[Drawing 2]



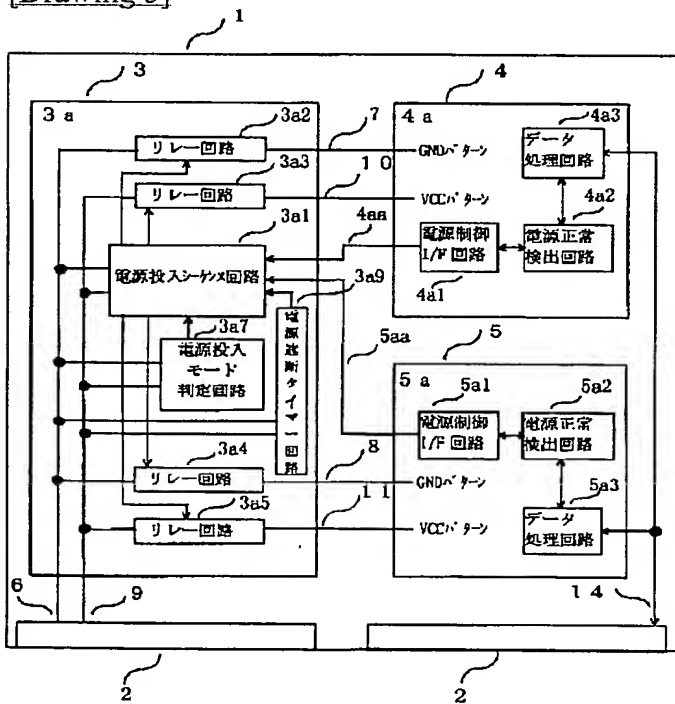
[Drawing 3]



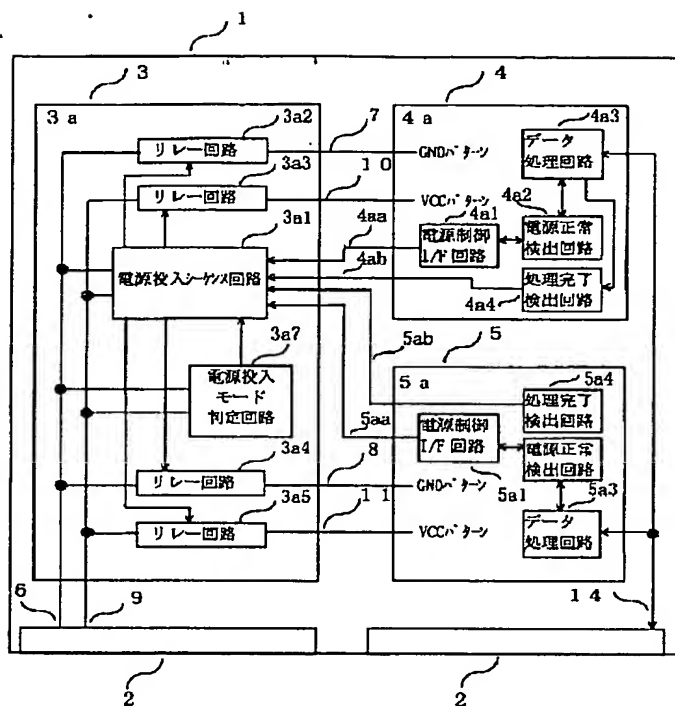
[Drawing 4]



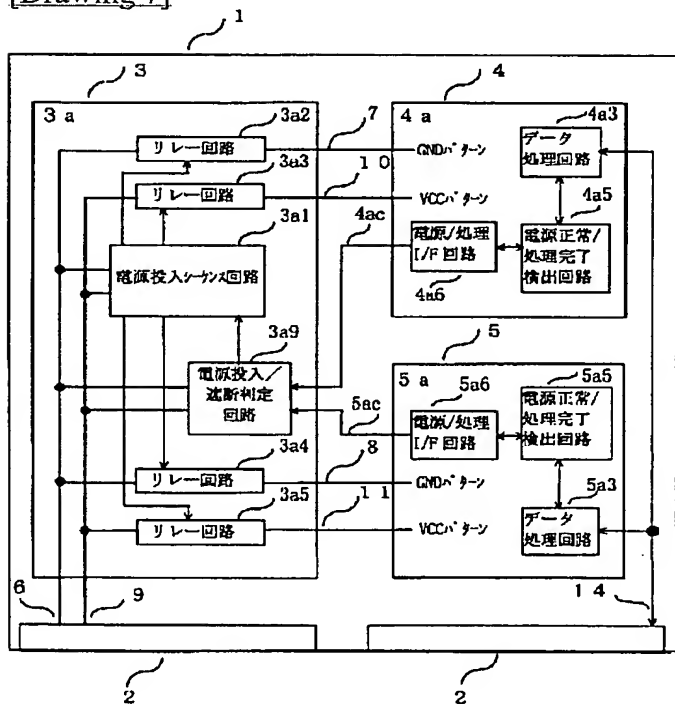
[Drawing 5]



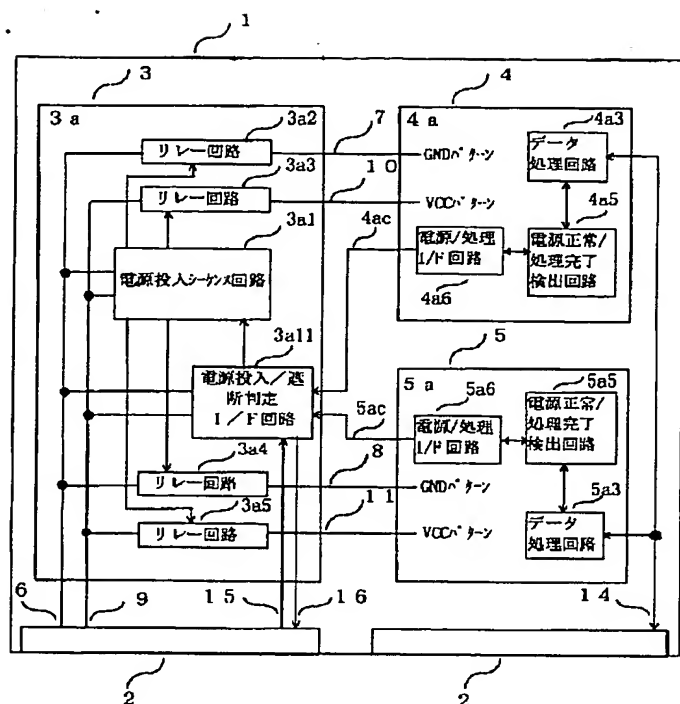
[Drawing 6]



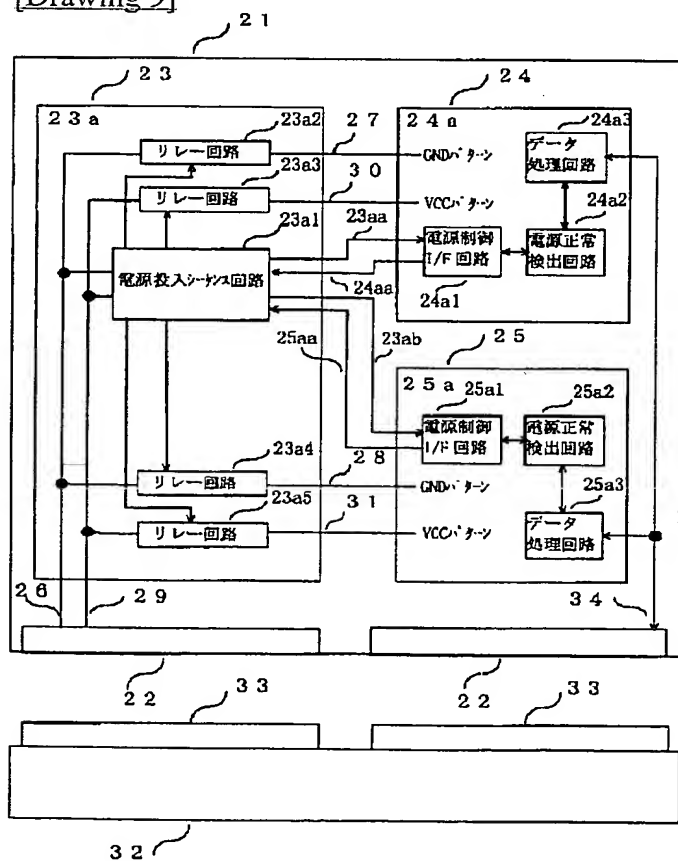
[Drawing 7]



[Drawing 8]



[Drawing 9]



[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-77487
(P2001-77487A)

(43)公開日 平成13年3月23日(2001.3.23)

(51)Int.Cl.⁷

H 0 5 K 1/02

識別記号

F I

H 0 5 K 1/02

ターミナル(参考)

J 5 E 3 3 8

審査請求 未請求 請求項の数7 OL (全14頁)

(21)出願番号 特願平11-251351

(22)出願日 平成11年9月6日(1999.9.6)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 近藤 俊彦

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74)代理人 100102439

弁理士 宮田 金雄 (外2名)

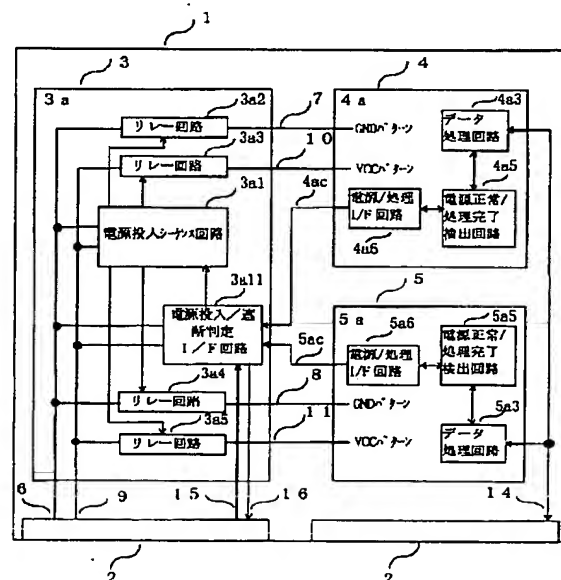
Fターム(参考) 5E338 BB80 CC04 EE60

(54)【発明の名称】 プリント基板

(57)【要約】

【課題】 従来の活栓挿抜基板に対して、必要な機能を実現する回路へのみ電源を供給し、処理が完了する等でその機能が不要になった回路や、ある状態では使用されない回路へは電源供給を遮断することで、低消費電力化が出来るプリント基板を提供する。

【解決手段】 プリント基板上の回路を、各々が独立して電源が供給される複数ブロックに分割した構成にして、前記複数ブロックの中で外部より電源の供給を受ける第一のブロックに、他のブロックへの電源供給または、遮断の判定を行う、電源供給遮断制御手段を設ける。



【特許請求の範囲】

【請求項1】 プリント基板上の回路を、機能単位毎に各々が独立して電源が供給される複数ブロックに予め分割した構成にして、前記複数ブロックの中で外部より電源の供給を受ける第一のブロックに、他の複数ブロックの中から必要となる機能を実現する回路が実装されたブロックだけに電源供給を行う電源供給制御手段を設けたことを特徴とするプリント基板。

【請求項2】 前記複数ブロックの中で外部より電源の供給を受ける第一のブロックに、ある状態では、どのブロックへ電源供給が必要かの判定回路を設けたことを特徴とする請求項1に記載のプリント基板。

【請求項3】 前記判定回路を、外部からの制御信号を受けて起動するプログラム制御手段で構成したことを特徴とする請求項2に記載のプリント基板。

【請求項4】 前記他のブロックが電源の供給を受けた後、一定時間経過すると、前記複数ブロックの中で外部より電源の供給を受ける第一のブロックは、該当するブロックへの電源供給を遮断する電源遮断制御手段を設けたことを特徴とする請求項1に記載のプリント基板。

【請求項5】 前記他のブロックは、電源の供給を受けた後、一連のデータ処理等を完了したことを検出する検出手段を備え、前記複数ブロックの中で外部より電源の供給を受ける第一のブロックが処理完了信号を受信すると、該当するブロックへの電源供給を遮断する電源遮断制御手段を設けたことを特徴とする請求項4に記載のプリント基板。

【請求項6】 前記複数ブロックの中で外部より電源の供給を受ける第一のブロックは、該当するブロックへの電源投入及び、遮断をシーケンスに従って繰り返す電源投入遮断制御手段を設けたことを特徴とする請求項1に記載のプリント基板。

【請求項7】 前記電源投入遮断制御を、外部からの制御信号を受けて起動するプログラム制御手段で構成したことを特徴とする請求項6に記載のプリント基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、銀行のオンラインシステムや、通信における交換機等、部品故障が発生してプリント基板単位の交換をすることがあっても、社会的インフラとして機能しているため、その重要度の高さから、システム全系を停止することが許されず、システム電源がON状態（以下活線状態と記す）のまま、必要なプリント基板のみを挿抜して交換する必要のあるシステムにおいて、近年要請の多い企業活動のロスコストを削減する目的で、電子機器におけるシステム低消費電力化の対策として、ある状態で必要となる機能を実現する回路へのみ電源を供給し、処理が終了する等により、その機能が不要となった場合は、その機能を実現する回路への電源供給を遮断する際に、ある機能を実現する回

路が搭載されたプリント基板上の電子部品や、システム上のデータに障害が発生することを防止する技術に関するものである。

【0002】

【従来の技術】従来のこの種のプリント基板は、平成8年特許願第006448号等に示すように、プリント基板上の回路を、各々が独立して電源が供給される複数ブロックに分割した構成にして、電源供給及び遮断をブロック単位に時間差をつけて順次行なう電源供給及び遮断手段を設けることにより、プリント基板上の電子部品の障害発生を防止していた。

【0003】次に動作について説明する。プリント基板挿入時の電源供給に関する例では、例えば図9に示すように、プリント基板21のコネクタ部22をバックパネル32のコネクタ部33に挿入すると、バックパネル32から電源がGNDライン26、Vccライン29により電源供給ブロック23（電源投入シーケンス回路23a1、リレー回路23a2、リレー回路23a3、リレー回路23a4、リレー回路23a5）に供給される。

電源投入シーケンス回路23a1は、電源が供給されると、先ずリレー回路23a2を駆動してGNDライン26とGNDライン27とを導通状態にし、少し時間をおいてリレー回路23a3を駆動してVccライン29とVccライン30とを導通状態にする。以上の結果、電源供給ブロック24に電源が供給される。また、電源投入シーケンス回路23a1は、制御ライン23aaにより、電源供給ブロック24の電源制御I/F回路24a1に対して動作正常確認信号を出力する。

【0004】電源の供給を受けた電源供給ブロック24では、データ処理回路24a3の動作状態を、電源正常検出回路24a2で検出し、正常であれば、電源制御I/F回路24a1が制御ライン24aaにより電源投入シーケンス回路23a1に対して、動作正常応答信号を出力する。

【0005】電源投入シーケンス回路23a1は、動作正常応答信号を受けるとリレー回路23a4を、少し時間をおいてリレー回路23a5を駆動して、GNDライン26とGNDライン28とを、Vccライン29とVccライン31とを導通状態にする。以上の結果、電源供給ブロック25に電源が供給される。また、電源投入シーケンス回路23a1は、制御ライン23abにより、電源供給ブロック25の電源制御I/F回路25a1に対して動作正常確認信号を出力する。

【0006】電源の供給を受けた電源供給ブロック25では、データ処理回路25a3の動作状態を、電源正常検出回路25a2で検出し、正常であれば、電源制御I/F回路25a1が制御ライン25aaにより電源投入シーケンス回路23a1に対して、動作正常応答信号を出力する。

【0007】このようにして、プリント基板を挿入する

ときの過渡電流を制限することが可能となり、バックパネル2の電源がON状態でプリント基板を挿入するときのIC等の障害発生を防止することができる。

【0008】

【発明が解決しようとする課題】従来の電子部品の障害発生を防止することを目的としたプリント基板は、以上のように構成されているので、挿抜の際に起きるIC等の障害に関しては防止出来るものの、最終的にはプリント基板全体に電源が供給されるので、企業活動のロスコストの削減や、省資源化の目的で近年要請の多い、電子機器におけるシステム低消費電力化には対応していなかった。

【0009】この発明は、上記のような問題点を解消するためになされたもので、従来の活栓挿抜用プリント基板に対して、必要な機能を実現する回路へのみ電源を供給し、処理が完了する等でその機能が不要になった回路や、ある状態では使用されない回路へは電源供給を遮断することで、低消費電力化が出来るプリント基板を得ることを目的とする。

【0010】

【課題を解決するための手段】第1の発明に係るプリント基板は、プリント基板上の回路を、機能単位毎に各々が独立して電源が供給される複数ブロックに予め分割した構成にして、前記複数ブロックの中で外部より電源の供給を受ける第一のブロックに、他の複数ブロックの中から必要となる機能を実現する回路が実装されたブロックだけに電源供給を行う電源供給制御手段を設けるようにしたものである。

【0011】また、第2の発明に係るプリント基板は、前記複数ブロックの中で外部より電源の供給を受ける第一のブロックに、ある状態では、どのブロックへ電源供給が必要かの判定回路を設けるようにしたものである。

【0012】第3の発明に係るプリント基板は、前記電源供給制御判定回路を、外部からの制御信号を受けて起動するプログラム制御手段を設けるようにしたものである。

【0013】また、第4の発明に係るプリント基板は、前記他のブロックが電源の供給を受けた後、一定時間経過すると、前記複数ブロックの中で外部より電源の供給を受ける第一のブロックは、該当するブロックへの電源供給を遮断する電源遮断制御手段を設けるようにしたものである。

【0014】第5の発明に係るプリント基板は、前記他のブロックは、電源の供給を受けた後、一連のデータ処理等を完了したことを検出する検出手段を備え、前記複数ブロックの中で外部より電源の供給を受ける第一のブロックが処理完了信号を受信すると、該当するブロックへの電源供給を遮断する電源遮断制御手段を設けるようにしたものである。

【0015】また、第6の発明に係るプリント基板は、

前記複数ブロックの中で外部より電源の供給を受ける第一のブロックは、該当するブロックへの電源投入及び、遮断をシーケンスに従って繰り返す電源投入遮断制御手段を設けるようにしたものである。

【0016】第7の発明に係るプリント基板は、前記電源投入遮断制御手段を、外部からの制御信号を受けて起動するプログラム制御手段で構成するようにしたものである。

【0017】

10 【発明の実施の形態】実施の形態1. 図1及び図2は、この発明によるプリント基板の一実施の形態を説明する図である。図1は、プリント基板の構成を示す図で、図2は、その詳細な構成を示す図である。図1において、1はプリント基板、2はプリント基板1上のコネクタ部、3、4、5は各々個別のタイミングで電源の供給を受ける電源供給ブロック、3a、4a、5aは各々電源供給ブロック3、4、5上に配置され電源供給を受けて動作する機能回路、6、7、8はGNDライン、9、10、11はVccライン、12は電子機器、13は電子機器12のバックボード（図示せず）上のコネクタ部である。なお、本実施の形態1においては図2に示すように、機能回路3aは、電源供給ブロック4、5への電源供給を制御するシーケンス制御回路すなわち電源供給制御手段であり、4a、5aはそれぞれ電源供給ブロック4、5から電源投入に関する応答を行う制御ラインである。

30 【0018】また、図2に示すように、機能回路3aすなわち電源供給制御手段は、プリント基板1全体の電源の投入制御を行う電源投入シーケンス回路3a1、電源投入ブロック指示回路3a6、電源供給ブロック4への電源投入、すなわちGNDラインを制御するリレー回路3a2及び、Vccラインを制御するリレー回路3a3、電源供給ブロック5への電源投入、すなわちGNDラインを制御するリレー回路3a4及び、VCCラインを制御するリレー回路3a5で構成され、機能回路4aは、電源制御I/F回路4a1と、電源正常検出回路4a2すなわち正常検出手段と、データ処理回路4a3で構成され、機能回路5aは電源制御I/F回路5a1と、電源正常検出回路5a2すなわち正常検出手段と、データ処理回路5a3で構成されている。

40 【0019】以上のように、本実施の形態1におけるプリント基板1は、同一のタイミングで電源が供給される電源供給ブロックを例えば3つ設けて、それぞれの電源供給タイミングを異なるようにするものである。即ち、電源供給ブロックをプリント基板1全体の電源投入を制御する電源投入シーケンス回路3a1と電子機器12との入出力信号14を処理するデータ処理回路4a3と、データ処理回路5a3に対して、例えば電源供給ブロック3、電源供給ブロック4、電源供給ブロック5の順番で電源を供給するものである。

【0020】以下、図1及び図2を参照しながら、本実施の形態1における動作について説明する。プリント基板1のコネクタ部2を電子機器12のコネクタ部13に挿入すると、電子機器12から電源がGNDライン6、Vccライン9により電源供給ブロック3（電源投入シーケンス回路3a1、リレー回路3a2、リレー回路3a3、リレー回路3a4、リレー回路3a5、電源投入ブロック指示回路3a6）に供給される。電源が供給されると、予めどのブロックに電源を供給するかをディップスイッチ等にて指示可能な電源投入ブロック指示回路3a6から電源投入シーケンス回路3a1へ、指定されたブロックへの電源供給指示信号が出力される。例えばこの指示がブロック4と、5への電源投入指示であると、電源指示信号を受付けた電源投入シーケンス回路3a1は、先ずリレー回路3a2を駆動してGNDライン6とGNDライン7とを導通状態にし、少し時間をおいてリレー回路3a3を駆動してVccライン9とVccライン10とを導通状態にする。以上の結果、電源供給ブロック4に電源が供給され、ブロック4上の機能回路4aが動作する。

【0021】この時データ処理回路4a3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路4a2にて正常が検出されれば、電源制御I/F回路4a1から制御ライン4aaにより、電源投入シーケンス回路3a1に対して、動作正常応答信号が出力される。

【0022】電源投入シーケンス回路3a1は、動作正常応答信号を受けると、この例では、電源投入ブロック指示回路3a6からブロック4と5へ電源供給指示を受けているので、次にリレー回路3a4を、少し時間をおいてリレー回路3a5を駆動して、GNDライン6とGNDライン8とを、Vccライン9とVccライン11とを導通状態にする。以上の結果、電源供給ブロック5に電源が供給され、ブロック5上の機能回路5aが動作する。

【0023】この時データ処理回路5a3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路5a2にて正常が検出されれば、電源制御I/F回路5a1から制御ライン5aaにより、電源投入シーケンス回路3a1に対して、動作正常応答信号が出力され、電源投入シーケンス回路3a1でこの信号を受付けるとこの状態を保持する。

【0024】この例では、電源投入ブロック指示回路3a6からブロック4及び、5への投入指示があったが、ブロック4だけの指示であれば、後半のブロック5への電源供給シーケンスは実施されないことになる。

【0025】以上のように、本実施の形態1によれば、一枚のプリント基板の電源パターンを複数に分割、すなわち電源供給ブロックにして、複数に分割された電源供給ブロックの一つを、他の電源供給ブロックの電源供給

を制御する電源供給制御ブロックとして、予めどのブロックに電源を供給するかをディップスイッチ等にて指示しておくことにより、指定されたブロックのみに電源が供給され、それ以外のブロックに電源供給されないことで低消費電力化が実現出来る。また、電源供給制御ブロックが他の電源供給ブロックへの電源供給を各電源供給ブロックとハンドシェイクを取りながら、順番に、且つGND、Vccの順で電源を供給するようにするので、電源供給するときの、過渡電流を制限することが可能となり、電子機器12の電源がON状態でプリント基板を挿入するときのIC等の障害発生を防止することが出来る。さらに、基板を挿入したときに動作中の他の基板への影響を無くすることができるので、誤動作によるデータの喪失を防ぐことができる。

【0026】なお、上記実施の形態1においては、電源投入シーケンス回路3a1が、他のブロックからの動作正常応答信号を受付ける様にしたが、他のブロックの電源立上げ完了後に、各ブロックの電源制御I/F回路（4a1、5a1）と電源投入シーケンス回路3a1間で、BIT指示／応答等のハンドシェイクをとるようにしても同等の効果が得られる。

【0027】なお、本実施の形態1においては、機能回路4a、5aでは、電源正常検出回路を設けるようにしたが、この電源正常検出回路を設けずとも同等の効果をj得ることができる。この事は、以下の実施の形態においても同様である。

【0028】なお、本実施の形態1においては、電源投入シーケンス回路3a1が、リレー回路3a2及び、リレー回路3a4を制御して、GNDラインをそれぞれ電源供給ブロック4及び、電源供給ブロック5に供給するようにしたが、これらのリレー回路を設けず、はじめからGNDライン6とGNDライン7及び、GNDライン6と、GNDライン8を導通状態にしておいても、同等の効果をj得ることができる。この事は、以下の実施の形態においても同様である。

【0029】なお、本実施の形態1においては、電源投入をリレーを用いて制御するようにしたが、電子スイッチ等の他の部品を使って制御するようにしても同等の効果をj得ることができる。この事は、以下の実施の形態においても同様である。

【0030】実施の形態2. なお、本実施の形態1においては、電源供給制御に関して予めどのブロックに電源を投入するかをディップスイッチ等にて指示可能な電源投入ブロック指示回路3a6を設けたが、ブロック数が多数で構成されており、モード毎に必要な機能回路が輻輳する場合があり、単純に電源投入指示だけでは対応出来ないことが起こりうる。このような場合に対処する方法を本実施の形態2とする。

【0031】図1及び図3は、この発明によるプリント基板の一実施の形態を説明する図である。図1及び図3

と、電源指示信号を受付けた電源投入シーケンス回路3 a 1は、先ずリレー回路3 a 2を駆動してGNDライン6とGNDライン7とを導通状態にし、少し時間をおいてリレー回路3 a 3を駆動してVccライン9とVccライン10とを導通状態にする。以上の結果、電源供給ブロック4に電源が供給され、ブロック4上の機能回路4 aが動作する。

【0041】この時データ処理回路4 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路4 a 2にて正常が検出されれば、電源制御I/F回路4 a 1から制御ライン4 a aにより、電源投入シーケンス回路3 a 1に対して、動作正常応答信号が出力される。

【0042】電源投入シーケンス回路3 a 1は、動作正常応答信号を受けると、この例では、電源投入ブロック指示回路3 a 6からブロック4と5へ電源供給指示を受けているので、次にリレー回路3 a 4を、少し時間をおいてリレー回路3 a 5を駆動して、GNDライン6とGNDライン8とを、Vccライン9とVccライン11とを導通状態にする。以上の結果、電源供給ブロック5に電源が供給され、ブロック5上の機能回路5 aが動作する。

【0043】この時データ処理回路5 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路5 a 2にて正常が検出されれば、電源制御I/F回路5 a 1から制御ライン5 a aにより、電源投入シーケンス回路3 a 1に対して、動作正常応答信号が出力され、電源投入シーケンス回路3 a 1でこの信号を受付けるとこの状態を保持する。

【0044】この例では、電源投入判定I/F回路3 a 8からブロック4及び、5への投入指示があったが、ブロック4だけの指示であれば、後半のブロック5への電源供給シーケンスは実施されないことになる。

【0045】以上のように、本実施の形態3によれば、一枚のプリント基板の電源パターンを複数に分割、すなわち電源供給ブロックにして、複数に分割された電源供給ブロックの一つを、他の電源供給ブロックの電源供給を制御する電源供給制御ブロックとして、システムを統合制御するCPUボードから、どのブロックに電源を供給するかをリアルタイムに受信できる電源投入判定I/F回路3 a 8を設けてあるので、同様のボードを複数枚使用し、CPUボードで統合制御するような大規模システムでも、指定されたブロックのみに電源が供給され、それ以外のブロックに電源供給されないで低消費電力化が実現出来る。また、電源供給制御ブロックが他の電源供給ブロックへの電源供給を各電源供給ブロックとハンドシェイクを取りながら、順番に、且つGND、Vccの順で電源を供給するようにするので、電源供給するときの、過渡電流を制限することが可能となり、電子機器12の電源がON状態でプリント基板を挿入するとき

のIC等の障害発生を防止することができる。

【0046】実施の形態4. なお、1つの機能回路が例えばイニシャル設定機能等、電源投入時の一定期間に、ある種のデータ処理を実施し、その機能回路が受け持つ処理を完了した後は、電源供給の必要がない場合がある。このような場合に対処する方法を本実施の形態4とする。

【0047】図1及び図5は、この発明によるプリント基板の一実施の形態を説明する図である。図1及び図5の符号の説明は実施の形態1と同じである。ここでは、電源遮断タイマー回路3 a 9が設けられている。

【0048】以下、図1及び図5を参照しながら、本実施の形態4における動作について説明する。プリント基板1のコネクタ部2を電子機器12のコネクタ部13に挿入すると、電子機器12から電源がGNDライン6、Vccライン9により電源供給ブロック3（電源投入シーケンス回路3 a 1、リレー回路3 a 2、リレー回路3 a 3、リレー回路3 a 4、リレー回路3 a 5、電源投入モード判定回路3 a 7、電源遮断タイマー回路3 a 9）に供給される。この時、予めどのモードでは、どのブロックとどのブロックに電源を供給する必要があるのかを判定する電源投入モード判定回路3 a 7を設けておき、予めディップスイッチ等でモードを設定しておくことにする。このような状態で電源が供給されると、電源投入モード判定回路3 a 7は上記設定を受けて、電源投入シーケンス回路3 a 1へ、指定されたブロックへの電源供給指示信号を出力する。例えばこの指示がブロック4と、5への電源投入指示であると、電源指示信号を受付けた電源投入シーケンス回路3 a 1は、先ずリレー回路3 a 2を駆動してGNDライン6とGNDライン7とを導通状態にし、少し時間をおいてリレー回路3 a 3を駆動してVccライン9とVccライン10とを導通状態にする。以上の結果、電源供給ブロック4に電源が供給され、ブロック4上の機能回路4 aが動作する。

【0049】この時データ処理回路4 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路4 a 2にて正常が検出されれば、電源制御I/F回路4 a 1から制御ライン4 a aにより、電源投入シーケンス回路3 a 1に対して、動作正常応答信号が出力される。

【0050】電源投入シーケンス回路3 a 1は、動作正常応答信号を受けると、この例では、電源投入モード判定回路3 a 7からブロック4と5へ電源供給指示を受けているので、次にリレー回路3 a 4を、少し時間をおいてリレー回路3 a 5を駆動して、GNDライン6とGNDライン8とを、Vccライン9とVccライン11とを導通状態にする。以上の結果、電源供給ブロック5に電源が供給され、ブロック5上の機能回路5 aが動作する。

【0051】この時データ処理回路5 a 3のビルトイン

の符号の説明は実施の形態1と同じである。ここでは、電源投入ブロック指示回路3a6に替わって、電源投入モード判定回路3a7が設けられている。

【0032】以下、図1及び図3を参照しながら、本実施の形態2における動作について説明する。プリント基板1のコネクタ部2を電子機器12のコネクタ部13に挿入すると、電子機器12から電源がGNDライン6、Vccライン9により電源供給ブロック3（電源投入シーケンス回路3a1、リレー回路3a2、リレー回路3a3、リレー回路3a4、リレー回路3a5、電源投入モード判定回路3a7）に供給される。この時、予めどのモードでは、どのブロックとどのブロックに電源を供給する必要があるのかを判定する電源投入モード判定回路3a7を設けておき、予めディップスイッチ等でモードを設定しておくことにする。このような状態で電源が供給されると、電源投入モード判定回路3a7は上記設定を受けて、電源投入シーケンス回路3a1へ、指定されたブロックへの電源供給指示信号を出力する。例えばこの指示がブロック4と、5への電源投入指示であると、電源指示信号を受付けた電源投入シーケンス回路3a1は、先ずリレー回路3a2を駆動してGNDライン6とGNDライン7とを導通状態にし、少し時間をおいてリレー回路3a3を駆動してVccライン9とVccライン10とを導通状態にする。以上の結果、電源供給ブロック4に電源が供給され、ブロック4上の機能回路4aが動作する。

【0033】この時データ処理回路4a3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路4a2にて正常が検出されれば、電源制御I/F回路4a1から制御ライン4aaにより、電源投入シーケンス回路3a1に対して、動作正常応答信号が出力される。

【0034】電源投入シーケンス回路3a1は、動作正常応答信号を受けると、この例では、電源投入ブロック指示回路3a6からブロック4と5へ電源供給指示を受けているので、次にリレー回路3a4を、少し時間をおいてリレー回路3a5を駆動して、GNDライン6とGNDライン8とを、Vccライン9とVccライン11とを導通状態にする。以上の結果、電源供給ブロック5に電源が供給され、ブロック5上の機能回路5aが動作する。

【0035】この時データ処理回路5a3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路5a2にて正常が検出されれば、電源制御I/F回路5a1から制御ライン5aaにより、電源投入シーケンス回路3a1に対して、動作正常応答信号が出力され、電源投入シーケンス回路3a1でこの信号を受付けるとこの状態を保持する。

【0036】この例では、電源投入モード判定回路3a7からブロック4及び、5への投入指示があったが、ブ

ロック4だけの指示であれば、後半のブロック5への電源供給シーケンスは実施されないことになる。

【0037】以上のように、本実施の形態2によれば、一枚のプリント基板の電源パターンを複数に分割、すなわち電源供給ブロックにして、複数に分割された電源供給ブロックの一つを、他の電源供給ブロックの電源供給を制御する電源供給制御ブロックとして、予めどのモードでは、どのブロックとどのブロックに電源を供給する必要があるのかを判定する電源投入モード判定回路3a7を設けてあるので、ブロック数が多数で構成されており、モード毎に必要な機能回路が輻輳する場合でも指定されたブロックのみに電源が供給され、それ以外のブロックに電源供給されないことで低消費電力化が実現出来る。また、電源供給制御ブロックが他の電源供給ブロックへの電源供給を各電源供給ブロックとハンドシェイクを取りながら、順番に、且つGND、Vccの順で電源を供給するようにするので、電源供給するときの、過渡電流を制限することが可能となり、電子機器12の電源がON状態でプリント基板を挿入するときのIC等の障害発生を防止することができる。さらに、基板を挿入したときに動作中の他の基板への影響を無くすることができるので、誤動作によるデータの喪失を防ぐことができる。この事は、以下の実施の形態においても同様である。

【0038】実施の形態3. なお、本実施の形態1及び、2においては、予めディップスイッチ等により指定しておく必要があり、同様のボードを複数枚使用し、CPUボードで統合制御するような大規模システムでは、電源設定出来ないことが起こりうる。このような場合に対処する方法を本実施の形態3とする。

【0039】図1及び図4は、この発明によるプリント基板の一実施の形態を説明する図である。図1及び図4の符号の説明は実施の形態1と同じである。ここでは、電源投入ブロック指示回路3a6に替わって、電源投入判定I/F回路3a8が設けられている。

【0040】以下、図1及び図4を参照しながら、本実施の形態3における動作について説明する。プリント基板1のコネクタ部2を電子機器12のコネクタ部13に挿入すると、電子機器12から電源がGNDライン6、Vccライン9により電源供給ブロック3（電源投入シーケンス回路3a1、リレー回路3a2、リレー回路3a3、リレー回路3a4、リレー回路3a5、電源投入判定I/F回路3a8）に供給される。電源が供給されると、システムを統合制御するCPUボードからの電源投入指示信号15が、電源投入判定I/F回路3a8に入力され、どのブロックに電源を供給するかをリアルタイムに指示される。電源投入判定I/F回路3a8はこれを受けて、電源投入シーケンス回路3a1へ、指定されたブロックへの電源供給指示信号を出力する。例えばこの指示がブロック4と、5への電源投入指示である

テストにより内部の動作状態確認試験が実施され、電源正常検出回路5 a 2にて正常が検出されれば、電源制御I/F回路5 a 1から制御ライン5 a aにより、電源投入シーケンス回路3 a 1に対して、動作正常応答信号が出力され、電源投入シーケンス回路3 a 1でこの信号を受付けるとこの状態を保持する。

【0052】この時、電源供給された電源供給ブロック4上の機能回路4 aが受け持つ処理を、処理し終わる時間が経過すると、電源遮断タイマー回路3 a 9が電源遮断信号を電源投入シーケンス回路へ出力する。

【0053】電源投入シーケンス回路3 a 1は、電源遮断信号を受けると、機能回路4 aへの電源供給を停止するために、先ずリレー回路3 a 3を駆動してVccライン9とVccライン10との導通を遮断し、少し時間をおいてリレー回路3 a 2を駆動してGNDライン6とGNDライン7との導通を遮断状態にする。以上の結果、電源供給ブロック4への電源供給が遮断され、ブロック4上の機能回路4 aの動作が停止する。

【0054】またこの時、電源供給された電源供給ブロック5上の機能回路5 aが受け持つ処理を、処理し終わる時間が経過すると、電源遮断タイマー回路3 a 9が再び電源遮断信号を電源投入シーケンス回路へ出力する。

【0055】電源投入シーケンス回路3 a 1は、動作完了信号を受けると、機能回路5 aへの電源供給を停止するために、先ずリレー回路3 a 5を駆動してVccライン9とVccライン11との導通を遮断し、少し時間をおいてリレー回路3 a 4を駆動してGNDライン6とGNDライン8との導通を遮断状態にする。以上の結果、電源供給ブロック5への電源供給が遮断され、ブロック5上の機能回路5 aの動作が停止する。

【0056】以上のように、本実施の形態4によれば、機能回路が受け持つ処理を処理し終わる時間経過したことを検出する電源遮断タイマー回路3 a 9を設けて、電源遮断信号を出力し、電源遮断信号を受けて、機能回路への電源供給を遮断するようにしたので、一層の低消費電力化が実現出来る。また、電源遮断を、Vcc、GND、の順で電源を遮断するようにするので、電源を遮断する機能回路上のIC等の障害発生を防止することができる。

【0057】実施の形態5. なお、1つの機能回路がある種のデータ処理を実施し、その機能回路が受け持つ処理時間は一定ではないものの、処理を完了した後は、電源供給の必要がない場合がある。このような場合に対処する方法を本実施の形態5とする。

【0058】図1及び図6は、この発明によるプリント基板の一実施の形態を説明する図である。図1及び図6の符号の説明は実施の形態1と同じである。ここでは、処理完了検出回路4 a 4、5 a 4が設けられている。

【0059】以下、図1及び図6を参照しながら、本実施の形態5における動作について説明する。プリント基

板1のコネクタ部2を電子機器12のコネクタ部13に挿入すると、電子機器12から電源がGNDライン6、Vccライン9により電源供給ブロック3（電源投入シーケンス回路3 a 1、リレー回路3 a 2、リレー回路3 a 3、リレー回路3 a 4、リレー回路3 a 5、電源投入モード判定回路3 a 7）に供給される。この時、予めどのモードでは、どのブロックとどのブロックに電源を供給する必要があるのかを判定する電源投入モード判定回路3 a 7を設けておき、予めディップスイッチ等でモードを設定しておくことにする。このような状態で電源が供給されると、電源投入モード判定回路3 a 7は上記設定を受けて、電源投入シーケンス回路3 a 1へ、指定されたブロックへの電源供給指示信号を出力する。例えばこの指示がブロック4と、5への電源投入指示であると、電源指示信号を受付けた電源投入シーケンス回路3 a 1は、先ずリレー回路3 a 2を駆動してGNDライン6とGNDライン7とを導通状態にし、少し時間をおいてリレー回路3 a 3を駆動してVccライン9とVccライン10とを導通状態にする。以上の結果、電源供給ブロック4に電源が供給され、ブロック4上の機能回路4 aが動作する。

【0060】この時データ処理回路4 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路4 a 2にて正常が検出されれば、電源制御I/F回路4 a 1から制御ライン4 a aにより、電源投入シーケンス回路3 a 1に対して、動作正常応答信号が出力される。

【0061】電源投入シーケンス回路3 a 1は、動作正常応答信号を受けると、この例では、電源投入モード判定回路3 a 7からブロック4と5へ電源供給指示を受けているので、次にリレー回路3 a 4を、少し時間をおいてリレー回路3 a 5を駆動して、GNDライン6とGNDライン8とを、Vccライン9とVccライン11とを導通状態にする。以上の結果、電源供給ブロック5に電源が供給され、ブロック5上の機能回路5 aが動作する。

【0062】この時データ処理回路5 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常検出回路5 a 2にて正常が検出されれば、電源制御I/F回路5 a 1から制御ライン5 a aにより、電源投入シーケンス回路3 a 1に対して、動作正常応答信号が出力され、電源投入シーケンス回路3 a 1でこの信号を受付けるとこの状態を保持する。

【0063】この時、電源が供給された電源供給ブロック4上の機能回路4 aが受け持つ処理を、データ処理回路4 a 3にて処理完了すると、処理完了検出回路4 a 4が処理完了を検出し、同時に制御ライン4 a bにより、電源投入シーケンス回路3 a 1に対して、動作完了信号が出力される。

【0064】電源投入シーケンス回路3 a 1は、動作完

10

20

30

40

50

定I/F回路3a11に対して、動作完了信号が出力される。

【0089】電源投入/遮断判定I/F回路3a11は、動作完了信号を受けると、電源投入シーケンス回路3a1に電源遮断指示信号を出力すると共に、システムを統合制御するCPUボードに対しても動作完了信号を出力する。電源投入シーケンス回路は、機能回路4aへの電源供給を停止するために、先ずリレー回路3a3を駆動してVccライン9とVccライン10との導通を遮断し、少し時間をおいてリレー回路3a2を駆動してGNDライン6とGNDライン7との導通を遮断状態にする。以上の結果、電源供給ブロック4への電源供給が遮断され、ブロック4上の機能回路4aの動作が停止する。

【0090】またこの時、電源が供給された電源供給ブロック5上の機能回路5aが受け持つ処理を、データ処理回路5a3にて処理完了すると、電源正常/処理完了検出回路5a5が処理完了を検出し、電源/処理I/F回路5a6から制御ライン5acにより、電源投入/遮断判定I/F回路3a11に対して、動作完了信号が出力される。

【0091】電源投入/遮断判定I/F回路3a11は、動作完了信号を受けると、電源投入シーケンス回路3a1に電源遮断指示信号を出力すると共に、システムを統合制御するCPUボードに対しても動作完了信号を出力する。電源投入シーケンス回路3a1は、機能回路5aへの電源供給を停止するために、先ずリレー回路3a5を駆動してVccライン9とVccライン11との導通を遮断し、少し時間をおいてリレー回路3a4を駆動してGNDライン6とGNDライン8との導通を遮断状態にする。以上の結果、電源供給ブロック5への電源供給が遮断され、ブロック5上の機能回路5aの動作が停止する。

【0092】電源投入/遮断判定I/F回路3a11は、再びシステムを統合制御するCPUボードからの電源投入指示信号15が入力されるのを待機し、指示があれば再び投入シーケンスを開始する。

【0093】以上のように、本実施の形態7によれば、電源投入遮断判定I/F回路3a11を設けて、機能回路が受け持つ処理を完了したことを検出させると共に、システムを統合制御するCPUボードに対しても処理完了を通知するので、CPUボードから、再び電源投入指示を受けることで、必要な時にのみ電源投入し、処理が完了すれば電源供給を遮断することが出来るので、一層の低消費電力化が実現出来る。また、電源遮断を、Vcc、GND、の順で電源を遮断するようにするので、電源を遮断する機能回路上のIC等の障害発生を防止することができる。

【0094】

【発明の効果】以上のように、この発明によるプリント

基板においては、一枚のプリント基板の電源パターンを複数に分割、すなわち電源供給ブロックにして、複数に分割された電源供給ブロックの一つを、他の電源供給ブロックの電源供給を制御する電源供給制御ブロックとして、予めどのブロックに電源を供給するかをディップスイッチ等にて指示しておくことにより、指定されたブロックのみに電源が供給され、それ以外のブロックに電源供給されないことで低消費電力化が実現出来る。また、電源供給制御ブロックが他の電源供給ブロックへの電源供給を各電源供給ブロックとハンドシェイクを取りながら、順番に、且つGND、Vccの順で電源を供給するようにするので、電源供給するときの、過渡電流を制限することが可能となり、電子機器の電源がON状態でプリント基板を挿入するときのIC等の障害発生を防止することができる。さらに、基板を挿入したときに動作中の他の基板への影響を無くすることができるので、誤動作によるデータの喪失を防ぐことができる。

【0095】また、一枚のプリント基板の電源パターンを複数に分割、すなわち電源供給ブロックにして、複数に分割された電源供給ブロックの一つを、他の電源供給ブロックの電源供給を制御する電源供給制御ブロックとして、予めどのモードでは、どのブロックとどのブロックに電源を供給する必要があるのかを判定する電源投入モード判定回路を設けてあるので、ブロック数が多数で構成されており、モード毎に必要な機能回路が輻輳する場合でも指定されたブロックのみに電源が供給され、それ以外のブロックに電源供給されないことで低消費電力化が実現出来る。また、電源供給制御ブロックが他の電源供給ブロックへの電源供給を各電源供給ブロックとハンドシェイクを取りながら、順番に、且つGND、Vccの順で電源を供給するようにするので、電源供給するときの、過渡電流を制限することが可能となり、電子機器の電源がON状態でプリント基板を挿入するときのIC等の障害発生を防止することができる。

【0096】また、一枚のプリント基板の電源パターンを複数に分割、すなわち電源供給ブロックにして、複数に分割された電源供給ブロックの一つを、他の電源供給ブロックの電源供給を制御する電源供給制御ブロックとして、システムを統合制御するCPUボードから、どのブロックに電源を供給するかをリアルタイムに受信できる電源投入判定I/F回路を設けてあるので、同様のボードを複数枚使用し、CPUボードで統合制御するような大規模システムでも、指定されたブロックのみに電源が供給され、それ以外のブロックに電源供給されないことで低消費電力化が実現出来る。また、電源供給制御ブロックが他の電源供給ブロックへの電源供給を各電源供給ブロックとハンドシェイクを取りながら、順番に、且つGND、Vccの順で電源を供給するようにするので、電源供給するときの、過渡電流を制限することが可能となり、電子機器の電源がON状態でプリント基板を挿入

ケンス回路は、機能回路4 aへの電源供給を停止するために、先ずリレー回路3 a 3を駆動してVccライン9とVccライン10との導通を遮断し、少し時間をおいてリレー回路3 a 2を駆動してGNDライン6とGNDライン7との導通を遮断状態にする。以上の結果、電源供給ブロック4への電源供給が遮断され、ブロック4上の機能回路4 aの動作が停止する。

【0077】またこの時、電源が供給された電源供給ブロック5上の機能回路5 aが受け持つ処理を、データ処理回路5 a 3にて処理完了すると、電源正常/処理完了検出回路5 a 5が処理完了を検出し、電源/処理I/F回路5 a 6から制御ライン5 a cにより、電源投入/遮断シーケンス判定回路3 a 10に対して、動作完了信号が出力される。

【0078】電源投入/遮断シーケンス判定回路3 a 10は、動作完了信号を受けると、電源投入シーケンス回路3 a 1に電源遮断指示信号を出力する。電源投入シーケンス回路は、機能回路5 aへの電源供給を停止するために、先ずリレー回路3 a 5を駆動してVccライン9とVccライン11との導通を遮断し、少し時間をおいてリレー回路3 a 4を駆動してGNDライン6とGNDライン8との導通を遮断状態にする。以上の結果、電源供給ブロック5への電源供給が遮断され、ブロック5上の機能回路5 aの動作が停止する。

【0079】電源投入/遮断シーケンス判定回路3 a 10は、予め機能回路の電源ON/OFFのシーケンスに従って再び機能回路4 a及び、機能回路5 aへの電源投入シーケンスに入り、これを繰り返す。

【0080】以上のように、本実施の形態6によれば、電源投入/遮断シーケンス判定回路3 a 10を設けて機能回路が受け持つ処理を完了したことを検出し、処理完了信号を受けて、機能回路への電源供給を遮断し、電源投入/遮断シーケンスに従って、再び電源供給することを繰り返すようにしたので、一層の低消費電力化が実現出来る。また、電源遮断を、Vcc、GND、の順で電源を遮断するようにするので、電源を遮断する機能回路上のIC等の障害発生を防止することができる。

【0081】実施の形態7. なお、システム全体で処理を行わせたい機能回路へのみ電源を投入し、処理が完了すれば、その機能回路への電源を遮断し、また必要となれば再び電源供給するといったことを常時行うようにすれば、システム全体の一層の低消費電力化が望める。このような場合に対処する方法を本実施の形態7とする。

【0082】図1及び図8は、この発明によるプリント基板の一実施の形態を説明する図である。図1及び図8の符号の説明は実施の形態1と同じである。ここでは、電源投入/遮断判定I/F回路3 a 11が設けられている。

【0083】以下、図1及び図8を参照しながら、本実施の形態7における動作について説明する。プリント基

板1のコネクタ部2を電子機器12のコネクタ部13に挿入すると、電子機器12から電源がGNDライン6、Vccライン9により電源供給ブロック3（電源投入シーケンス回路3 a 1、リレー回路3 a 2、リレー回路3 a 3、リレー回路3 a 4、リレー回路3 a 5、電源投入/遮断判定I/F回路3 a 11）に供給される。電源が供給されると、システムを統合制御するCPUボードからの電源投入指示信号15が、電源投入/遮断判定I/F回路3 a 11に入力され、どのブロックに電源を供給するかをリアルタイムに指示される。電源投入/遮断判定I/F回路3 a 11はこれを受けて、電源投入シーケンス回路3 a 1へ、指定されたブロックへの電源供給指示信号を出力する。例えばこの指示がブロック4と、5への電源投入指示であると、電源指示信号を受付けた電源投入シーケンス回路3 a 1は、先ずリレー回路3 a 2を駆動してGNDライン6とGNDライン7とを導通状態にし、少し時間をおいてリレー回路2（3 a 3）を駆動してVccライン9とVccライン10とを導通状態にする。以上の結果、電源供給ブロック4に電源が供給され、ブロック4上の機能回路4 aが動作する。

【0084】この時データ処理回路4 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常/処理完了検出回路4 a 5にて正常が検出されれば、電源/処理I/F回路4 a 6から制御ライン4 a cにより、電源投入/遮断判定I/F回路3 a 11に対して、動作正常応答信号が出力される。

【0085】電源投入/遮断判定I/F回路3 a 11は、動作正常応答信号を受けると、この例では、ブロック4と5へ電源供給指示を受けているので、電源投入シーケンス回路3 a 1に投入続行指示信号を出力する。電源投入シーケンス回路3 a 1は、次にリレー回路3 a 4を、少し時間をおいてリレー回路3 a 5を駆動して、GNDライン6とGNDライン8とを、Vccライン9とVccライン11とを導通状態にする。以上の結果、電源供給ブロック5に電源が供給され、ブロック5上の機能回路5 aが動作する。

【0086】この時データ処理回路5 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常/処理完了検出回路5 a 5にて正常が検出されれば、電源/処理I/F回路5 a 6から制御ライン5 a cにより、電源投入/遮断判定I/F回路3 a 11に対して、動作正常応答信号が出力される。

【0087】電源投入/遮断判定I/F回路3 a 11は、動作正常応答信号を受けるとこの信号を受付けるとこの状態を保持する。

【0088】この時、電源が供給された電源供給ブロック4上の機能回路4 aが受け持つ処理を、データ処理回路4 a 3にて処理完了すると、電源正常/処理完了検出回路4 a 5が処理完了を検出し、電源/処理I/F回路4 a 6から制御ライン4 a cにより、電源投入/遮断判

了信号を受けると、機能回路4 aへの電源供給を停止するために、先ずリレー回路3 a 3を駆動してVccライン9とVccライン10との導通を遮断し、少し時間をおいてリレー回路3 a 2を駆動してGNDライン6とGNDライン7との導通を遮断状態にする。以上の結果、電源供給ブロック4への電源供給が遮断され、ブロック4上の機能回路4 aの動作が停止する。

【0065】またこの時、電源が供給された電源供給ブロック5上の機能回路5 aが受け持つ処理を、データ処理回路5 a 3にて処理完了すると、処理完了検出回路5 a 4が処理完了を検出し、同時に制御ライン5 a bにより、電源投入シーケンス回路3 a 1に対して、動作完了信号が出力される。

【0066】電源投入シーケンス回路3 a 1は、動作完了信号を受けると、機能回路5 aへの電源供給を停止するために、先ずリレー回路3 a 5を駆動してVccライン9とVccライン11との導通を遮断し、少し時間をおいてリレー回路3 a 4を駆動してGNDライン6とGNDライン8との導通を遮断状態にする。以上の結果、電源供給ブロック5への電源供給が遮断され、ブロック5上の機能回路5 aの動作が停止する。

【0067】以上のように、本実施の形態5によれば、機能回路が受け持つ処理を完了したことを検出する処理完了検出回路4 a 4、5 a 4を設けて、処理完了信号を出力し、処理完了信号を受けて、機能回路への電源供給を遮断するようにしたので、一層の低消費電力化が実現出来る。また、電源遮断を、Vcc、GND、の順で電源を遮断するようにするので、電源を遮断する機能回路上のIC等の障害発生を防止することができる。

【0068】実施の形態6。なお、電源投入と遮断のシーケンスが繰り返し行われるシステムでは、シーケンスに合わせて、機能回路へ電源を投入し、処理が完了すればその機能回路への電源を遮断し、またシーケンスに従って、再び電源供給するといったことを繰り返し行うようにすれば、システム全体の一層の低消費電力化が望める。このような場合に対処する方法を本実施の形態6とする。

【0069】図1及び図7は、この発明によるプリント基板の一実施の形態を説明する図である。図1及び図7の符号の説明は実施の形態1と同じである。ここでは、電源投入／遮断シーケンス判定回路3 a 10、電源正常／処理完了検出回路4 a 5、5 a 5及び、電源／処理I/F回路4 a 6、5 a 6が設けられている。

【0070】以下、図1及び図7を参照しながら、本実施の形態6における動作について説明する。プリント基板1のコネクタ部2を電子機器12のコネクタ部13に挿入すると、電子機器12から電源がGNDライン6、Vccライン9により電源供給ブロック3（電源投入シーケンス回路3 a 1、リレー回路3 a 2、リレー回路3 a 3、リレー回路3 a 4、リレー回路3 a 5、電源投入

／遮断シーケンス判定回路3 a 10)に供給される。この時、電源投入／遮断シーケンス判定回路3 a 10を設けておき、予めディップスイッチ等でモードを設定しておくことにする。このような状態で電源が供給されると、電源投入／遮断シーケンス判定回路3 a 10は上記設定を受けて、電源投入シーケンス回路3 a 1へ、指定されたブロックへの電源供給指示信号を出力する。例えばこの指示がブロック4と、5への電源投入指示であると、電源指示信号を受付けた電源投入シーケンス回路3 a 1は、先ずリレー回路3 a 2を駆動してGNDライン6とGNDライン7とを導通状態にし、少し時間をおいてリレー回路3 a 3を駆動してVccライン9とVccライン10とを導通状態にする。以上の結果、電源供給ブロック4に電源が供給され、ブロック4上の機能回路4 aが動作する。

【0071】この時データ処理回路4 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常／処理完了検出回路4 a 5にて正常が検出されれば、電源／処理I/F回路4 a 6から制御ライン4 a cにより、電源投入／遮断シーケンス判定回路3 a 10に対して、動作正常応答信号が出力される。

【0072】電源投入／遮断シーケンス判定回路3 a 10は、動作正常応答信号を受けると、この例では、ブロック4と5へ電源供給指示を受けているので、電源投入シーケンス回路3 a 1に投入続行指示信号を出力する。電源投入シーケンス回路3 a 1は、次にリレー回路3 a 4を、少し時間をおいてリレー回路3 a 5を駆動して、GNDライン6とGNDライン8とを、Vccライン9とVccライン11とを導通状態にする。以上の結果、電源供給ブロック5に電源が供給され、ブロック5上の機能回路5 aが動作する。

【0073】この時データ処理回路5 a 3のビルトインテストにより内部の動作状態確認試験が実施され、電源正常／処理完了検出回路5 a 5にて正常が検出されれば、電源／処理I/F回路5 a 6から制御ライン5 a cにより、電源投入／遮断シーケンス判定回路3 a 10に対して、動作正常応答信号が出力される。

【0074】電源投入／遮断シーケンス判定回路3 a 10は、動作正常応答信号を受けるとこの信号を受付けるとこの状態を保持する。

【0075】この時、電源が供給された電源供給ブロック4上の機能回路4 aが受け持つ処理を、データ処理回路4 a 3にて処理完了すると、電源正常／処理完了検出回路4 a 5が処理完了を検出し、電源／処理I/F回路4 a 6から制御ライン4 a cにより、電源投入／遮断シーケンス判定回路3 a 10に対して、動作完了信号が出力される。

【0076】電源投入／遮断シーケンス判定回路3 a 10は、動作完了信号を受けると、電源投入シーケンス回路3 a 1に電源遮断指示信号を出力する。電源投入シー

するときのIC等の障害発生を防止することができる。

【0097】また、機能回路が受け持つ処理を処理し終わる時間経過したことを検出する電源遮断タイマー回路3a9を設けて、電源遮断信号を出力し、電源遮断信号を受けて、機能回路への電源供給を遮断するようにしたので、一層の低消費電力化が実現出来る。また、電源遮断を、Vcc、GND、の順で電源を遮断するようにするので、電源を遮断する機能回路上のIC等の障害発生を防止することができる。

【0098】また、機能回路が受け持つ処理を完了したことを検出する処理完了検出回路を設けて、処理完了信号を出力し、処理完了信号を受けて、機能回路への電源供給を遮断するようにしたので、一層の低消費電力化が実現出来る。また、電源遮断を、Vcc、GND、の順で電源を遮断するようにするので、電源を遮断する機能回路上のIC等の障害発生を防止することができる。

【0099】また、電源投入/遮断シーケンス判定回路を設けて機能回路が受け持つ処理を完了したことを検出し、処理完了信号を受けて、機能回路への電源供給を遮断し、電源投入/遮断シーケンスに従って、再び電源供給することを繰り返すようにしたので、一層の低消費電力化が実現出来る。また、電源遮断を、Vcc、GND、の順で電源を遮断するようにするので、電源を遮断する機能回路上のIC等の障害発生を防止することができる。

【0100】また、電源投入遮断判定I/F回路を設けて、機能回路が受け持つ処理を完了したことを検出させると共に、システムを統合制御するCPUボードに対しても処理完了を通知するので、CPUボードから、再び電源投入指示を受けることで、必要な時にのみ電源投入し、処理が完了すれば電源供給を遮断することが出来るので、一層の低消費電力化が実現出来る。また、電源遮断を、Vcc、GND、の順で電源を遮断するようにするので、電源を遮断する機能回路上のIC等の障害発生を防止することができる。

【図面の簡単な説明】

【図1】 この発明によるプリント基板の実施の形態1における構成を示す図である。

【図2】 実施の形態1におけるプリント基板の詳細構成図である。

成図である。

【図3】 この発明によるプリント基板の実施の形態2における詳細構成図である。

【図4】 この発明によるプリント基板の実施の形態3における詳細構成図である。

【図5】 この発明によるプリント基板の実施の形態4における詳細構成図である。

【図6】 この発明によるプリント基板の実施の形態5における詳細構成図である。

【図7】 この発明によるプリント基板の実施の形態6における詳細構成図である。

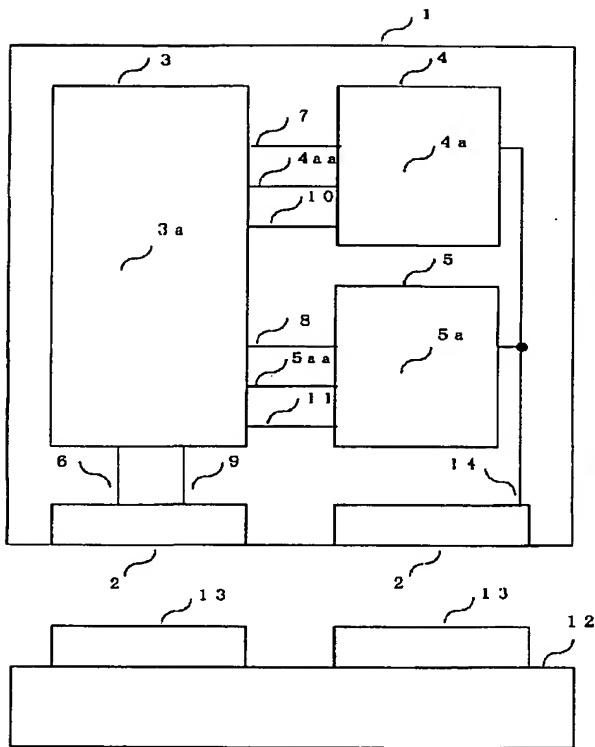
【図8】 この発明によるプリント基板の実施の形態7における詳細構成図である。

【図9】 従来のプリント基板の構成を示す図である。

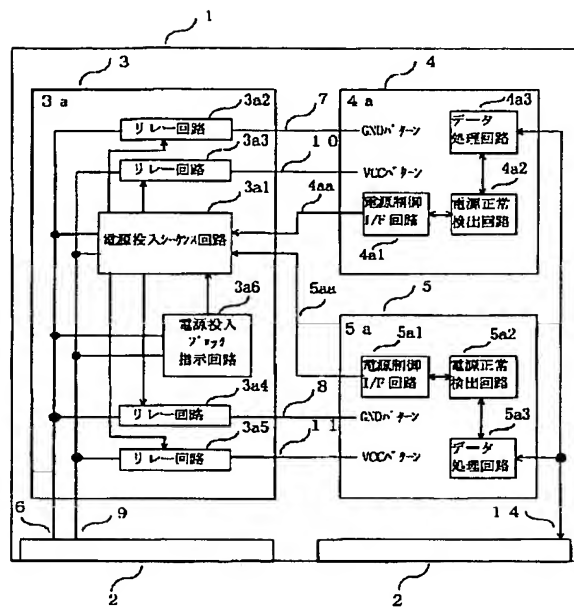
【符号の説明】

1 プリント基板、2 コネクタ部、3 電源供給ブロック、3a 機能回路、3a1 電源投入シーケンス回路、3a2 リレー回路、3a3 リレー回路、3a4 リレー回路、3a5 リレー回路、3a6 電源投入ブロック指示回路、3a7 電源投入モード判定回路、3a8 電源投入判定I/F回路、3a9 電源遮断タイマー回路、3a10 電源投入/遮断シーケンス判定回路、3a11 電源投入/遮断判定I/F回路、4 電源供給ブロック、4a 機能回路、4a1 電源制御I/F回路、4a2 電源正常検出回路、4a3 データ処理回路、4a4 処理完了検出回路、4a5 電源正常/処理完了検出回路、4a6 電源/処理I/F回路、5 電源供給ブロック、5a 機能回路、5a1 電源制御I/F回路、5a2 電源正常検出回路、5a3 データ処理回路、5a4 処理完了検出回路、5a5 電源正常/処理完了検出回路、5a6 電源/処理I/F回路、12 電子機器、13 電子機器側コネクタ、23a 機能回路、23a1 電源投入シーケンス回路、23a2 リレー回路、23a3 リレー回路、23a4 リレー回路、23a5 リレー回路、24a 機能回路、24a1 電源制御I/F回路、24a2 電源正常検出回路、24a3 データ処理回路、25a 機能回路、25a1 電源制御I/F回路、25a2 電源正常検出回路、25a3 データ処理回路。

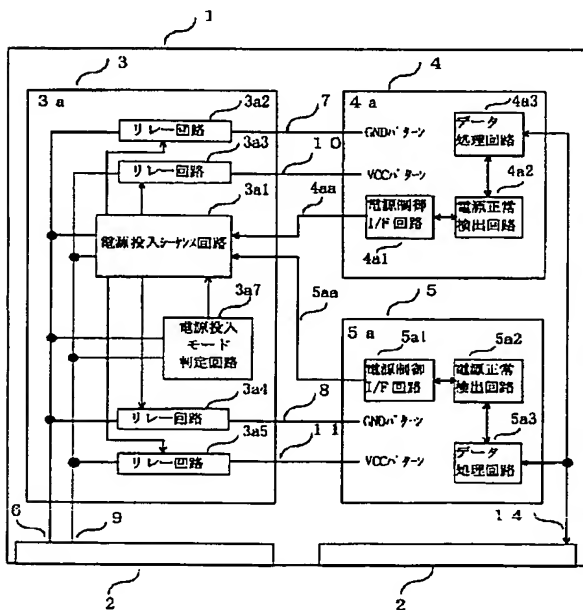
【図1】



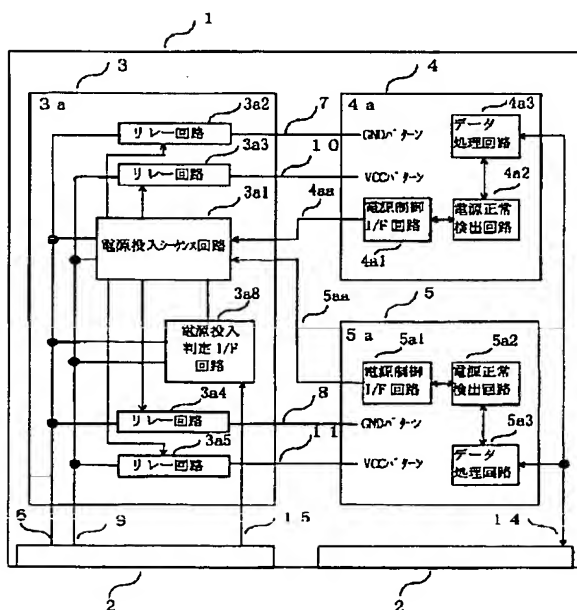
【図2】



【図3】



【図4】



【図9】

